

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-049184

(43)Date of publication of application : 18.02.2000

(51)Int.Cl.

H01L 21/60

H01L 23/48

(21)Application number : 11-083868

(71)Applicant : HITACHI LTD

(22)Date of filing : 26.03.1999

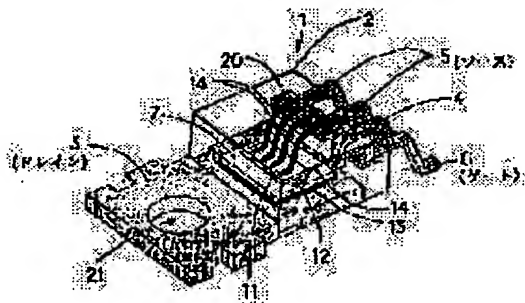
(72)Inventor : TAKAHASHI YASUSHI
HIRASHIMA TOSHINORI

(30)Priority

Priority number : 10145607 Priority date : 27.05.1998 Priority country : JP

(54) SEMICONDUCTOR DEVICE AND PRODUCTION THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To protect insulating sealing resin from deteriorating through heating caused by increase of drain current.**SOLUTION:** The semiconductor device comprises a metallic header 3 a semiconductor chip 7 constituting a power MOSFET being secured onto the header 3, an insulating resin sealing body 2 covering the semiconductor chip 7, the header 3, and the like, a suspension lead 4 continuous to the header 3 and projecting from one side of the sealing body 2, a source lead 5 and a gate lead 6 arranged side by side and projecting from one side of the sealing body 2, and a wire 14 located in the sealing body 2 and connecting the electrode on the upper surface of the semiconductor chip 7 with the source lead 5 and the gate lead 6. The source lead 5 comprises a plurality of leads arranged side by side wherein the forward ends of these leads are connected with one connecting part 20 in the sealing body and the connecting part 20 is connected with the electrode of the semiconductor chip 7 through four Al wires 14 having diameter of 500 . m.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
examiner's decision of rejection or application converted
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection][Date of requesting appeal against examiner's decision of
rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-49184

(P2000-49184A)

(43) 公開日 平成12年2月18日 (2000.2.18)

(51) Int.Cl. ⁷	識別記号	F I	テラコート [®] (参考)
H 0 1 L 21/60	3 0 1	H 0 1 L 21/60	3 0 1 A
23/48		23/48	P

審査請求 未請求 請求項の数31 O L (全 25 頁)

(21) 出願番号	特願平11-83868	(71) 出願人	000005108 株式会社日立製作所 東京都千代田区神田駿河台四丁目6番地
(22) 出願日	平成11年3月26日 (1999.3.26)	(72) 発明者	▲高▼橋 靖司 東京都小平市上水本町五丁目20番1号 株式会社日立製作所半導体事業本部内
(31) 優先権主張番号	特願平10-145607	(72) 発明者	平島 利宜 東京都小平市上水本町五丁目20番1号 株式会社日立製作所半導体事業本部内
(32) 優先日	平成10年5月27日 (1998.5.27)	(74) 代理人	100083552 弁理士 秋田 収喜
(33) 優先権主張国	日本 (J P)		

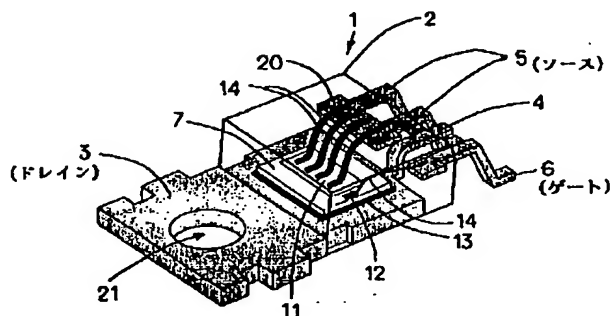
(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【課題】 ドレイン電流増大による発熱に起因する絶縁性封止樹脂の劣化防止。

【解決手段】 金属性のヘッダと、このヘッダ上に固定されるパワーMOSFETを構成する半導体チップと、半導体チップやヘッダ等を被う絶縁性樹脂からなる封止体とを有し、ヘッダに連なり封止体の一側面から突出する吊りリードと、封止体の一側面から並んで突出するソースリードおよびゲートリードと、封止体内に位置し半導体チップの上面の電極とソースリードおよびゲートリードを接続するワイヤとを有する半導体装置であって、ソースリードは並んだ複数本のリードで構成され、かつこれらのリードの先端は封止体の内部において1本の連結部に連結され、連結部と半導体チップの電極は太さ500μmの4本のAlワイヤで接続されている。

図 1



【特許請求の範囲】

【請求項 1】 絶縁性樹脂からなる封止体と、前記封止体によって少なくとも一部が被われ下面が前記封止体から露出しかつ第 1 電極になる金属製の支持基板と、前記支持基板に連なり前記封止体の一側面から突出する吊りリードと、前記封止体の前記一側面から並んで突出する第 2 電極になる第 2 電極リードおよび制御電極になる制御電極リードと、前記封止体に被われるとともに下面に第 1 電極を有し上面に第 2 電極と制御電極を有し下面が導電性の接合材を介して前記支持基板に固定される半導体チップと、前記封止体内に位置し前記第 2 電極と前記第 2 電極リードおよび前記制御電極と前記制御電極リードを電気的に接続するワイヤとを有する半導体装置であって、前記第 2 電極リードは並んだ複数本のリードで構成され、かつこれらのリードの先端は前記封止体の内部において 1 本の連結部に連結され、前記連結部と前記半導体チップの第 2 電極は並んだ複数のワイヤで接続されていることを特徴とする半導体装置。

【請求項 2】 絶縁性樹脂からなる封止体と、前記封止体によって少なくとも一部が被われ下面が前記封止体から露出しかつ第 1 電極になる金属製の支持基板と、前記封止体の前記一側面から並んで突出する第 2 電極になる第 2 電極リードおよび制御電極になる制御電極リードと、前記封止体に被われるとともに下面に第 1 電極を有し上面に第 2 電極と制御電極を有し下面が導電性の接合材を介して前記支持基板に固定される半導体チップと、前記封止体内に位置し前記第 2 電極と前記第 2 電極リードおよび前記制御電極と前記制御電極リードを電気的に接続するワイヤとを有する半導体装置であって、前記第 2 電極リードはワイヤが接続されるワイヤ接続部の幅が前記制御電極リードのワイヤ接続部の幅よりも広くなるとともにワイヤ接続部から複数のリードを平行に延在させた構造になっていることを特徴とする半導体装置。

【請求項 3】 前記連結部または前記ワイヤ接続部はそれぞれ分断されて電気的に独立した複数の導体部で構成されているとともに、各導体部からは少なくとも 1 本の前記リードが延在していることを特徴とする請求項 1 または請求項 2 に記載の半導体装置。

【請求項 4】 前記複数本のリードで構成される第 2 電極リードは前記封止体から外れた部分で前記各リードは相互に連結片で連結されて幅広構造になっていることを特徴とする請求項 1 乃至請求項 3 のいずれか 1 項に記載の半導体装置。

【請求項 5】 絶縁性樹脂からなる封止体と、前記封止体によって少なくとも一部が被われ下面が前記封止体から露出しかつ第 1 電極になる金属製の支持基板と、前記支持基板に連なり前記封止体の一側面から突出する吊りリードと、前記封止体の前記一側面から並んで突出する第 2 電極になる第 2 電極リードおよび制御電極になる制御電極リードと、前記封止体に被われるとともに下面に

第 1 電極を有し上面に第 2 電極と制御電極を有し下面が導電性の接合材を介して前記支持基板に固定される半導体チップと、前記封止体内に位置し前記第 2 電極と前記第 2 電極リードおよび前記制御電極と前記制御電極リードを電気的に接続するワイヤとを有し、少なくとも前記第 2 電極リードのワイヤが接続されるワイヤ接続部の幅が前記制御電極リードのワイヤ接続部の幅よりも広がっていることを特徴とする半導体装置。

【請求項 6】 絶縁性樹脂からなる封止体と、前記封止体によって少なくとも一部が被われ下面が前記封止体から露出しかつ第 1 電極になる金属製の支持基板と、前記封止体の前記一側面から並んで突出する第 2 電極になる第 2 電極リードおよび制御電極になる制御電極リードと、前記封止体に被われるとともに下面に第 1 電極を有し上面に第 2 電極と制御電極を有し下面が導電性の接合材を介して前記支持基板に固定される半導体チップと、前記封止体内に位置し前記第 2 電極と前記第 2 電極リードおよび前記制御電極と前記制御電極リードを電気的に接続するワイヤとを有し、前記第 2 電極リードのワイヤが接続されるワイヤ接続部の幅が前記制御電極リードのワイヤ接続部の幅よりも広がっていることを特徴とする半導体装置。

【請求項 7】 前記第 2 電極リードの幅は前記制御電極リードの幅よりも幅広になっていることを特徴とする請求項 5 または請求項 6 に記載の半導体装置。

【請求項 8】 前記吊りリードは前記封止体の近傍で切断されて使用されないリード、または第 1 電極用のリードとして使用できる面実装構造または挿入実装構造になっていることを特徴とする請求項 1、請求項 3 乃至請求項 5、請求項 7 のいずれか 1 項に記載の半導体装置。

【請求項 9】 前記第 2 電極リードおよび前記制御電極リードの連結部またはワイヤ接続部の端が前記封止体の側面に露出または突出していることを特徴とする請求項 1 乃至請求項 8 のいずれか 1 項に記載の半導体装置。

【請求項 10】 前記封止体の一側面から突出する制御電極リードおよび第 2 電極リードは真っ直ぐ延在して挿入実装構造になり、かつ前記第 2 電極リードが幅広構造のものではリード先端には突出する挿入実装用の挿入部が形成されていることを特徴とする請求項 1 乃至請求項 9 のいずれか 1 項に記載の半導体装置。

【請求項 11】 前記封止体の一側面から突出する制御電極リードおよび第 2 電極リードは途中で屈曲して面実装構造になっていることを特徴とする請求項 1 乃至請求項 10 のいずれか 1 項に記載の半導体装置。

【請求項 12】 前記第 2 電極リードが幅広構造のものでは、前記第 2 電極リードの実装部分にはビス取り付け穴が設けられていることを特徴とする請求項 5 乃至請求項 9 または請求項 11 のいずれか 1 項に記載の半導体装置。

【請求項 13】 前記第 2 電極リードが幅広構造のもの

では、リード先端には挿入実装用の突出する挿入部が形成され面実装または挿入実装で利用できる構造になっていることを特徴とする請求項 5 乃至 9，請求項 11 または請求項 12 のいずれか 1 項に記載の半導体装置。

【請求項 14】 前記第 2 電極リードが幅広構造のものでリードが屈曲される構造では前記リードの屈曲成形の均等化を図るように前記第 2 電極リードの屈曲部分には 1 乃至複数の折曲均等用孔が設けられていることを特徴とする請求項 11 乃至請求項 12 のいずれか 1 項に記載の半導体装置。

【請求項 15】 前記各リードの間隔が一定であることを特徴とする請求項 1 乃至請求項 14 のいずれか 1 項に記載の半導体装置。

【請求項 16】 前記各リードの間隔は少なくとも一部で異なっていることを特徴とする請求項 1 乃至請求項 14 のいずれか 1 項に記載の半導体装置。

【請求項 17】 前記第 2 電極リードは中央または中央寄りに位置していることを特徴とする請求項 1 乃至請求項 16 のいずれか 1 項に記載の半導体装置。

【請求項 18】 前記リード全体は前記封止体の一侧寄りに偏って配置されていることを特徴とする請求項 1 乃至請求項 17 のいずれか 1 項に記載の半導体装置。

【請求項 19】 前記支持基板の前記封止体から突出した部分には取付用孔が設けられていることを特徴とする請求項 1 乃至請求項 18 のいずれか 1 項に記載の半導体装置。

【請求項 20】 前記支持基板の前記封止体から突出する部分は数 mm 程度であることを特徴とする請求項 1 乃至請求項 19 のいずれか 1 項に記載の半導体装置。

【請求項 21】 前記ワイヤは A1 ワイヤからなり、前記第 2 電極リードと第 2 電極とを接続するワイヤの本数は 3 本以上になっていることを特徴とする請求項 1 乃至請求項 20 のいずれか 1 項に記載の半導体装置。

【請求項 22】 前記半導体チップには第 1 電極、第 2 電極、制御電極をそれぞれ電極とするパワー MOSFET、パワーバイポーラトランジスタ、IGBT のうちのいずれかのトランジスタを有することを特徴とする請求項 1 乃至請求項 21 のいずれか 1 項に記載の半導体装置。

【請求項 23】 バターニングされかつ一部で 1 段屈曲させた一枚の金属板からなり、第 1 電極を構成するとともに半導体チップが固定される支持基板と、前記支持基板を先端に支持する吊りリードと、前記吊りリードと並んで延在する第 2 電極リードおよび制御電極リードを有するリードフレームを用意する工程と、下面に第 1 電極を有し上面に第 2 電極と制御電極を有する半導体チップを用意する工程と、前記半導体チップをその第 1 電極部分で導電性の接合材を介して前記支持基板上に固定する工程と、前記半導体チップの第 2 電極と前記第 2 電極リードのワイヤ接続部をおよび前記半導体チップの制御電

50 極と前記制御電極リードのワイヤ接続部を導電性のワイヤで接続する工程と、前記半導体チップ、前記接続手段、第 2 電極リードおよび制御電極リードの一部を絶縁性樹脂でモールドして封止体で被う工程と、前記リードフレームの不要部分を切断除去するとともにリードを挿入実装構造または面実装構造に形成する工程とを有する半導体装置の製造方法であって、前記第 2 電極リードを制御電極リードの幅よりも広い幅広構造または前記封止体内部において連結部で連なる複数本のリードで構成しておき、その後前記半導体チップを前記支持基板上に固定し、その後前記半導体チップの第 2 電極と前記幅広構造の第 2 電極リードの先端または前記第 2 電極と前記連結部を複数本のワイヤで接続することを特徴とする半導体装置の製造方法。

15 【請求項 24】 少なくとも前記第 2 電極リードのワイヤ接続部の幅が前記制御電極リードのワイヤ接続部の幅よりも広いリードとなるように前記第 2 電極リードを形成しておくことを特徴とする請求項 23 に記載の半導体装置の製造方法。

20 【請求項 25】 バターニングされかつ一部で 1 段屈曲させた一枚の金属板からなり、第 1 電極を構成するとともに半導体チップが固定される支持基板と、前記支持基板の一端面側に向かって並んで延在する第 2 電極リードおよび制御電極リードと、前記支持基板の一端面と交差する両側面部分で前記支持基板を先端に支持する吊りリードを有するリードフレームを用意する工程と、下面に第 1 電極を有し上面に第 2 電極と制御電極を有する半導体チップを用意する工程と、前記半導体チップをその第 1 電極部分で導電性の接合材を介して前記支持基板上に固定する工程と、前記半導体チップの第 2 電極と前記第 2 電極リードおよび前記制御電極と前記制御電極リードを導電性のワイヤで接続する工程と、前記半導体チップ、前記接続手段、第 2 電極リードおよび制御電極リードの一部を絶縁性樹脂でモールドして封止体で被う工程と、前記リードフレームの不要部分を切断除去するとともにリードを挿入実装構造または面実装構造に形成する工程とを有する半導体装置の製造方法であって、前記第 2 電極リードを制御電極リードの幅よりも広い幅広構造または前記第 2 電極リードのワイヤ接続部の幅が前記制御電極リードのワイヤ接続部の幅よりも広いリードもしくは前記ワイヤ接続部から延在する複数本のリードで構成しておき、その後前記半導体チップを前記支持基板上に固定し、その後前記半導体チップの第 2 電極と前記幅広構造の第 2 電極リードの先端または前記第 2 電極と前記連結部を複数本のワイヤで接続することを特徴とする半導体装置の製造方法。

45 50 【請求項 26】 前記ワイヤ接続部をそれぞれ電氣的に分断した複数の導電部で形成しておくとともに、前記各導電部をいずれかのリードに繋がるように形成することを特徴とする請求項 23 乃至請求項 25 のいずれか 1 項

に記載の半導体装置の製造方法。

【請求項27】 前記第2電極リードおよび前記制御電極リードの連結部またはワイヤ接続部の端を前記封止体の側面に露出または突出するように形成することを特徴とする請求項23乃至請求項26のいずれか1項に記載の半導体装置の製造方法。

【請求項28】 前記リードフレームは前記第2電極リードを相互に平行に延在する複数本のリードで形成しておくとともに、前記封止体から外れた部分でリード相互が連結片で連結されるように形成しておくことを特徴とする請求項23乃至請求項27のいずれか1項に記載の半導体装置の製造方法。

【請求項29】 前記リードフレームは前記第2電極リードを前記制御電極リードの幅よりも広く形成しておくとともに、リード屈曲部分には1乃至複数の折曲均等用孔を設けておくことを特徴とする請求項23乃至請求項28のいずれか1項に記載の半導体装置の製造方法。

【請求項30】 前記吊りリードは前記封止体の近傍で切断、または第1電極用のリードとして使用できる面実装構造または挿入実装構造に形成することを特徴とする請求項23乃至請求項29のいずれか1項に記載の半導体装置の製造方法。

【請求項31】 前記第1電極、第2電極、制御電極をそれぞれ電極とするパワーMOSFET、パワーバイポーラトランジスタ、IGBTのうちのいずれかを有する半導体チップを前記支持基板上に固定するとともに、前記第2電極リードと第2電極との接続は3本以上の導電性のワイヤで接続することを特徴とする請求項23乃至請求項30のいずれか1項に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体装置の製造技術に係わり、たとえばパワーMOSFET、IGBT (Insulated Gate Bipolar Transistor)、バイポーラパワーMOSFET等電源用トランジスタを組み込んだ半導体装置、すなわち携帯機器等の電源等に使用する低電気抵抗化による低電圧駆動用パワーMOSFET、レーザービームプリンタ等の高出力機器の電源等に使用する低熱抵抗のパワーMOSFET、自動車電装機器等に使用する大電流用パワーMOSFET等の製造に適用して有効な技術に関する。

【0002】

【従来の技術】携帯電話、ビデオカメラなどの充電器、オフィスオートメーション(OA)機器等の電源回路に組み込まれる電源用トランジスタとして、低オン抵抗による低電圧駆動用パワーMOSFETが知られている。たとえば、低電圧駆動用パワーMOSFETについては、株式会社日立製作所半導体事業部発行、「日立データブック：日立半導体パッケージ」1997年9月発行、

P329に記載されている。

【0003】この低電圧駆動用パワーMOSFETはパワーMOSFETで構成されている。この文献によるパワーMOSFETは、ヘッダと呼称される金属製の支持基板に、パワーMOSFETを組み込んだ半導体チップ(チップ)を固定し、一端を前記ヘッダの斜め上方に臨ませるゲートリードやソースリードの前記一端と、前記チップの上面の電極(ゲート電極、ソース電極)を導電性のワイヤで接続し、さらにヘッダの上面側を絶縁性の樹脂(レジン)からなる封止体で被って前記チップ、ワイヤ、リード一端部分を被った構造になっている。

【0004】このようなパワーMOSFETでは、前記ヘッダの下面は露出して放熱面を形成するとともに、前記封止体の一側面からは3本のリードが露出することになる。2本のリードは前記ゲートリード及びソースリードであり、他の1本のリードは前記ヘッダに連なるドレインリードである。また、ソース電極に接続されるワイヤもコストの面でAlが使用され、電流量の増大から2本のワイヤによる接続構造になっている。

【0005】また、株式会社日立製作所半導体事業部発行、「Gain」1996年9月2日発行、P19及びP20には、「パワーマネジメント用パワーMOSFET」について記載されている。このパワーMOSFETは、携帯電話、ビデオカメラなどの充電器、OA機器、ノートパソコン電源などLiイオン2次電池充放電パワーマネジメントを主な用途としている旨記載されている。

【0006】さらに、特開平9-307103号(特願平8-120211号)公報には、ドレインに印加された負電圧に起因する素子の破壊を防止するために負電圧保護回路を内蔵した複合型パワーMOSFETの技術が開示されている。

【0007】一方、パワーMOSFETは、たとえば、工業調査会発行「ハイブリッド実装技術」、昭和63年5月15日発行、P25にも記載されているように、自動車各部の機器を動作させるモータの駆動電源用に多用されている。また、理工学社発行「自動車の電子システム」1992年8月5日発行、P110~P112には、電気モータで駆動する油圧ポンプ式や電気モータそのもので駆動するパワーステアリングについて記載されている。

【0008】

【発明が解決しようとする課題】パワーMOSFETは、例えば、OA機器の電源の整流回路に組み込まれて使用される。従来、整流回路にはダイオードが使用されてきたが、オン抵抗が低いことから近年パワーMOSFETが使用されている。

【0009】オン抵抗の低減からパワーMOSFETの出力は暫時増大の傾向にある。一方、半導体装置製造における微細加工技術の進展により、パワーMOSFETの特性も向上し、例えば、オン抵抗が0.34mΩ(半導体チップの状態)前後のものも開発されている。

【0010】今回、本出願人においては、出力が500

W (5 V, 100 A) にもなるパワー MOSFET 構成の半導体装置 (樹脂封止型半導体装置) を開発することになり、封止体 (パッケージ) 構成をも含み従来の構造を検討した結果、以下のような問題が派生するおそれがあることを見いだした。

【0011】従来の樹脂封止型の半導体装置では、大出力化を図るため、直径が大きいワイヤが使用され、またその使用本数も 2 本になっている。金線は抵抗が低く望ましいが、価格が高いことから Al が使用されている。Al は超音波振動によるワイヤボンディング (USWB) で電極やリードとの接続がなされるが、その太さも 500 μ m 直径が最大となる。この寸法は市場に出回っている Al ワイヤの最大のものであり、特注品になると価格が高くなることからこれが使用される。

【0012】また、500 μ m 直径程度以上の太さの Al ワイヤを使用した場合には、超音波振動によるワイヤボンディング装置では、脆弱なシリコン等の半導体で形成される半導体チップを破損させることになり、500 μ m 直径程度の Al ワイヤの使用が限界である。また、Al ワイヤは 500 μ m を越えてさらに太くしていくと、スプールに巻き付ける際、クラックが入ったり切れたりすることから使用には適さなくなる。この弊害は Al の純度が高い程顕著であり、純度の高い Al がワイヤボンディングに使用されている。

【0013】また、従来のパワー MOSFET 構成の半導体装置の出力は、最大でも 200~300 W 程度であり、今回の 500 W に比較して充分小さい。

【0014】500 μ m 直径の Al ワイヤの 2 本の使用では、ワイヤ部分での発熱量が大きく、ガラス転移温度 (T_g) が 155~170℃ 程度の樹脂 (エポキシ樹脂) では、樹脂が劣化してしまうおそれがある。そこで、本発明者はワイヤの使用本数の増大を検討した。他方、本発明者の検討によれば、従来のパワー MOSFET の封止構造では、ソースリードからの放熱については何ら配慮されていない。

【0015】一方、自動車分野では、従来パワーステアリング用コンプレッサをファンベルトで駆動していたが、車体の軽量化、低燃費化のためにモータで駆動する方式 (油圧ポンプ式電動パワーステアリング) に変わりつつある。また、さらに軽量化するためポンプを使わず直接ステアリングを駆動する方式 (直接駆動式電動パワーステアリング) が小型車に使われ始めている。

【0016】前記両方式とも大電流のトランジスタ (半導体装置) が使用されている。たとえば、油圧ポンプ式電動パワーステアリングでは 120 A、直接駆動式電動パワーステアリングでは 70 A が必要となる。

【0017】特に欧州では、電波妨害を防ぐための規制があることから、モータはブラシレスである必要があり、直接駆動式電動パワーステアリングの駆動系に組み込むトランジスタ、たとえば MOSFET がどれだけ電

流を流せるかでパワーステアリングの最大トルクが決まり、ひいてはどれだけの排気量の車まで使えるかが決まる。現在の TO220 系パッケージのトランジスタでは 75 A 程度しか扱えないので排気量 1500 cc 程度の車に適用するのが限度と思われる。

【0018】また、トランジスタは高温となる自動車のエンジンルーム内に組み込まれ、過酷な温度環境で使用される。これは本発明者等による実験で得た数値であるが、パッケージ外形が TO220 AB で 500 μ m 直径のワイヤを 2 本使用してソース電極とソースリードを接続し、110 A の電流を印加した場合、ワイヤ周辺温度は 151.5℃ になる (周囲温度 80℃)。

【0019】このようなことから、トランジスタの放熱性を高めるために、半導体チップが搭載されるヘッダを直接ヒートシンク等に固定する半導体装置の実装も必要になる。この場合、ヘッダを電極引出し端子として使用できない場合もある。このような場合には、パッケージから電極端子としてドレイン、ソース、ゲートとなるリードが必要になる。

【0020】本発明の目的は、発熱による封止体の劣化を起こすことのない高出力の半導体装置 (低電圧駆動用パワートランジスタ、大電流用パワートランジスタ等) を提供することにある。本発明の前記ならびにそのほかの目的と新規な特徴は、本明細書の記述および添付図面からあきらかになるであろう。

【0021】

【課題を解決するための手段】本願において開示される発明のうち代表的なものの概要を簡単に説明すれば、下記のとおりである。

(1) 絶縁性樹脂からなる封止体と、前記封止体によって少なくとも一部が被われ下面が前記封止体から露出しかつ第 1 電極になる金属製の支持基板と、前記支持基板に連なり前記封止体の一側面から突出する吊りリードと、前記封止体の前記一側面から並んで突出する第 2 電極になる第 2 電極リードおよび制御電極になる制御電極リードと、前記封止体に被われるとともに下面に第 1 電極を有し上面に第 2 電極と制御電極を有し下面が導電性の接合材を介して前記支持基板に固定される半導体チップと、前記封止体内に位置し前記第 2 電極と前記第 2 電極リードおよび前記制御電極と前記制御電極リードを電氣的に接続するワイヤとを有する半導体装置であって、前記第 2 電極リードは並んだ複数本のリードで構成され、かつこれらのリードの先端は前記封止体の内部において 1 本の連結部に連結され、前記連結部と前記半導体チップの第 2 電極は並んだ複数のワイヤで接続されている。前記封止体の一側面から突出する制御電極リードおよび第 2 電極リードは途中で屈曲して面実装構造になっている。前記ワイヤは Al ワイヤからなり、前記第 2 電極リードと第 2 電極とを接続するワイヤの本数は 3 本以上 (4 本) になっている。前記半導体チップには第 1 電

極（ドレイン電極），第2電極（ソース電極），制御電極（ゲート電極）をそれぞれ電極とするパワーMOSFET，パワーバイポーラトランジスタ，IGBTのうちのいずれかのトランジスタを有する。たとえば、パワーMOSFETを有する。なお、前記封止体の一側面から突出する制御電極リードおよび第2電極リードを真っ直ぐ延在させて挿入実装構造にしてもよい。また、前記吊りリードは前記封止体の近傍で切断されて使用されないリードになっているが、面実装構造または挿入実装構造として第1電極用のリードとして使用するようにしてもよい。

【0022】このような半導体装置は以下の方法で製造される。バタニングされかつ一部で1段屈曲させた一枚の金属板からなり、第1電極を構成するとともに半導体チップが固定される支持基板と、前記支持基板を先端に支持する吊りリードと、前記吊りリードと並んで延在する第2電極リードおよび制御電極リードを有するリードフレームを用意する工程と、下面に第1電極を有し上面に第2電極と制御電極を有する半導体チップを用意する工程と、前記半導体チップをその第1電極部分で導電性の接合材を介して前記支持基板上に固定する工程と、前記半導体チップの第2電極と前記第2電極リードおよび前記制御電極と前記制御電極リードを導電性のワイヤで接続する工程と、前記半導体チップ、前記接続手段、第2電極リードおよび制御電極リードの一部を絶縁性樹脂でモールドして封止体で被う工程と、前記リードフレームの不要部分を切断除去するとともにリードを挿入実装構造または面実装構造に形成する工程とを有する半導体装置の製造方法であって、前記第2電極リードを制御電極リードの幅よりも広い幅広構造または前記封止体内部において連結部で連なる複数本のリードで構成しておき、その後前記半導体チップを前記支持基板上に固定し、その後前記半導体チップの第2電極と前記幅広構造の第2電極リードの先端または前記第2電極と前記連結部を複数本のワイヤで接続する。前記吊りリードは前記封止体の近傍で切断、または第1電極用のリードとして使用できる面実装構造または挿入実装構造に形成する。前記第1電極、第2電極、制御電極をそれぞれ電極とするパワーMOSFETを有する半導体チップを前記支持基板上に固定するとともに、前記第2電極リードと第2電極との接続は3本以上（たとえば4本）の導電性のワイヤで接続する。

【0023】（2）前記手段（1）の構成において、前記複数本のリードで構成される第2電極リードは前記封止体から外れた部分で前記各リードは相互に連結片で連結されて幅広構造になっている。また、連結片から外れるリード先端には突出する挿入実装用の挿入部が形成されている。このような半導体装置は前記手段（1）の製造方法において、前記第2電極リードを相互に平行に延在する複数本のリードで形成するとともに、前記封止体

が設けられる領域から外れた部分でリード相互を連結片で連結しておく。

【0024】（3）絶縁性樹脂からなる封止体と、前記封止体によって少なくとも一部が被われ下面が前記封止体から露出しかつ第1電極になる金属製の支持基板と、前記支持基板に連なり前記封止体の一側面から突出する吊りリードと、前記封止体の前記一側面から並んで突出する第2電極になる第2電極リードおよび制御電極になる制御電極リードと、前記封止体に被われるとともに下面に第1電極を有し上面に第2電極と制御電極を有し下面が導電性の接合材を介して前記支持基板に固定される半導体チップと、前記封止体内に位置し前記第2電極と前記第2電極リードおよび前記制御電極と前記制御電極リードを電氣的に接続するワイヤとを有し、少なくとも前記第2電極リードのワイヤが接続されるワイヤ接続部の幅が前記制御電極リードのワイヤ接続部の幅よりも広くなっている。また、第2電極リードはワイヤ接続部を除くリード部分の幅が制御電極リードと同じ幅または広くなっている。第2電極リードが幅広構造のものでリードが屈曲される構造では前記リードの屈曲成形の均等化を図るように前記第2電極リードの屈曲部分には1乃至複数の折曲均等用孔が設けられている。前記第2電極リードの実装部分にはビス取り付け穴が設けられている。リード先端には挿入実装用の突出する挿入部が形成され挿入実装も可能な構造になっている。

【0025】このような半導体装置は前記手段（1）の製造方法において、リードフレームは少なくとも前記第2電極リードのワイヤ接続部の幅が前記制御電極リードのワイヤ接続部の幅よりも広いリードとなるように前記第2電極リードを形成しておく。また、前記第2電極リードを前記制御電極リードの幅よりも広く形成しておくとともに、リード屈曲部分には1乃至複数の折曲均等用孔を設けたものを使用する。

【0026】（4）絶縁性樹脂からなる封止体と、前記封止体によって少なくとも一部が被われ下面が前記封止体から露出しかつ第1電極になる金属製の支持基板と、前記封止体の前記一側面から並んで突出する第2電極になる第2電極リードおよび制御電極になる制御電極リードと、前記封止体に被われるとともに下面に第1電極を有し上面に第2電極と制御電極を有し下面が導電性の接合材を介して前記支持基板に固定される半導体チップと、前記封止体内に位置し前記第2電極と前記第2電極リードおよび前記制御電極と前記制御電極リードを電氣的に接続するワイヤとを有する半導体装置であって、前記第2電極リードはワイヤが接続されるワイヤ接続部の幅が前記制御電極リードのワイヤ接続部の幅よりも広くなるとともにワイヤ接続部から複数のリードを平行に延在させた構造になっている。他の部分は前記手段（1）と同様な構成になっている。

【0027】このような半導体装置は以下の方法で製造

される。バタニングされかつ一部で 1 段屈曲させた一枚の金属板からなり、第 1 電極を構成するとともに半導体チップが固定される支持基板と、前記支持基板の一端面側に向かって並んで延在する第 2 電極リードおよび制御電極リードと、前記支持基板の一端面と交差する両側面部分で前記支持基板を先端に支持する吊りリードを有するリードフレームを用意する工程と、下面に第 1 電極を有し上面に第 2 電極と制御電極を有する半導体チップを用意する工程と、前記半導体チップをその第 1 電極部分で導電性の接合材を介して前記支持基板上に固定する工程と、前記半導体チップの第 2 電極と前記第 2 電極リードおよび前記制御電極と前記制御電極リードを導電性のワイヤで接続する工程と、前記半導体チップ、前記接続手段、第 2 電極リードおよび制御電極リードの一部を絶縁性樹脂でモールドして封止体で被う工程と、前記リードフレームの不要部分を切断除去するとともにリードを挿入実装構造または面実装構造に形成する工程とを有する半導体装置の製造方法であって、前記第 2 電極リードを制御電極リードの幅よりも広い幅広構造または前記第 2 電極リードのワイヤ接続部の幅が前記制御電極リードのワイヤ接続部の幅よりも広いリードもしくは前記ワイヤ接続部から延在する複数本のリードで構成しておき、その後前記半導体チップを前記支持基板上に固定し、その後前記半導体チップの第 2 電極と前記幅広構造の第 2 電極リードの先端または前記第 2 電極と前記連結部を複数本のワイヤで接続する。

【0028】(5) 前記手段(1)または前記手段(4)の構成において、前記連結部または前記ワイヤ接続部はそれぞれ分断されて電氣的に独立した複数の導体部で構成されているとともに、各導体部からは少なくとも 1 本の前記リードが延在している。他の部分は前記手段(1)と同様な構成になっている。このような半導体装置は以下のリードフレームを使用する。前記ワイヤ接続部をそれぞれ電氣的に分断した複数の導体部で形成しておくとともに、前記各導体部をいずれかのリードに繋がるように形成したものを使用する。

【0029】(6) 絶縁性樹脂からなる封止体と、前記封止体によって少なくとも一部が被われ下面が前記封止体から露出しかつ第 1 電極になる金属製の支持基板と、前記封止体の前記一側面から並んで突出する第 2 電極になる第 2 電極リードおよび制御電極になる制御電極リードと、前記封止体に被われるとともに下面に第 1 電極を有し上面に第 2 電極と制御電極を有し下面が導電性の接合材を介して前記支持基板に固定される半導体チップと、前記封止体内に位置し前記第 2 電極と前記第 2 電極リードおよび前記制御電極と前記制御電極リードを電氣的に接続するワイヤとを有し、前記第 2 電極リードのワイヤが接続されるワイヤ接続部の幅が前記制御電極リードのワイヤ接続部の幅よりも広がっている。前記第 2 電極リードの幅は前記制御電極リードの幅と同一かある

いは幅広になっている。他の部分は前記手段(1)と同様な構成になっている。

【0030】(7) 前記手段(1)乃至(6)の構成において、前記第 2 電極リードおよび前記制御電極リードの連結部またはワイヤ接続部の端が前記封止体の側面に露出または突出している。この例では半導体装置の製造時、前記第 2 電極リードおよび前記制御電極リードの連結部またはワイヤ接続部の端を前記封止体の側面に露出または突出するように形成する。

【0031】(8) 前記手段(1)乃至(7)の構成において、第 2 電極リード、制御電極リード等を含む前記各リードの間隔が一定である。

(9) 前記手段(1)乃至(7)の構成において、第 2 電極リード、制御電極リード等を含む前記各リードの間隔は少なくとも一部で異なっている。

(10) 前記手段(1)乃至(9)の構成において、前記第 2 電極リードは中央または中央寄りに位置している。

【0032】(11) 前記手段(1)乃至(10)の構成において、前記リード全体は前記封止体の一側寄りに偏って配置されている。

(12) 前記手段(1)乃至(11)の構成において、前記支持基板の前記封止体から突出した部分には取付用孔が設けられている。

【0033】(13) 前記手段(1)乃至(11)の構成において、前記支持基板の前記封止体から突出する部分は数 mm 程度である。前記(1)の手段によれば、

(a) 第 2 電極リードは並んだ 2 本のリードで構成されていることから、伝熱効果が高くなる。

【0034】(b) 相互に離れたリードは内部で 1 本の連結部に繋がっていることから、前記連結部の長さは長く、3 本以上のワイヤ、すなわち 4 本の接続も可能になる。この結果、1 本当たりの電流量も従来の 2 本に比較して小さくなり、ソース・ドレイン電流を大きくしても発熱量を抑えることができ、封止体を構成する樹脂のガラス転移温度よりも充分低くでき、樹脂の劣化を防止できる。4 本の A1 ワイヤ(直径 500 μm 、長さ 6.0 mm)でソース電極とソースリードを接続した場合、出力 500 W (5 V, 100 A) の場合、損失電力は 2.3 W 程度となり、樹脂の劣化は起きなくなる。

【0035】(c) 半導体チップの表面側の熱は前記 4 本のワイヤを介して伝熱効果の高いソースリードから実装基板に伝達されることになり、半導体装置の安定動作が達成できる。

【0036】(d) 制御電極リードおよび第 2 電極リードは真っ直ぐ延在させて挿入実装構造にすることができる。また、前記吊りリードは前記封止体の近傍で切断されて使用されないリードになっているが、面実装構造または挿入実装構造として第 1 電極用のリードとして使用することもできる。

【0037】前記(2)の手段によれば、前記手段(1)による効果に加えて、(a)2本リードでも、封止体から外れた部分は連結片によって連結された構造となり、リードは幅広構造となるため、伝熱効果が高くなり、ソース電極側の放熱効果が高くなる。

(b)連結片部分から外れるリード先端には挿入実装用の挿入部が設けられていることから、この挿入部を用いることによって挿入実装が可能になり、面実装・挿入実装兼用型になる。

【0038】前記(3)の手段によれば、前記手段(1)による効果に加えて、(a)前記第2電極リードは一本でも幅広となることから、一層伝熱効果が高くなり、パワーMOSFETの安定動作に寄与することになる。

【0039】(b)半導体装置の製造において、リードフレームの状態にあって、幅広構造の第2電極リードには屈曲成形の均等化を図るように折曲均等用孔が設けられ、各屈曲部分の幅が前記制御電極リードの幅以下となっていることからリード成形性が良好になり、歩留りが向上する。

【0040】(c)第2電極リードの実装部分はビス取り付け穴を利用してビスでリードを実装基板に固定できることから、リード固定強度の向上が図れるとともに、直接実装基板へ固定できることから伝熱効果も高くなり、パワーMOSFETの安定動作に寄与することになる。

【0041】(d)リード先端には挿入実装用の突出する挿入部が形成され挿入実装も可能になり、面実装・挿入実装兼用型になる。

【0042】前記(4)の手段によれば、支持基板を吊りリードで支持しない構造でも前記手段(1)の構成と同様に第2電極リードのワイヤ接続部には4本の太いワイヤ(直径500 μ m)を接続できるためワイヤでの発熱量を小さくでき封止体の熱に起因する損傷を抑止できる。また、第2電極リードは複数本のリードで構成されていることから封止体外へのリードを経由する放熱効果を高めることができ、半導体装置の安定動作を確保できる。

【0043】前記(5)の手段によれば、連結部またはワイヤ接続部が分断された構造でも前記手段(1)と同様に直径500 μ mワイヤ4本による封止体の熱損傷抑止と、複数リードによる熱放散による半導体装置の安定動作が達成できる。

【0044】前記(6)の手段によれば、第2電極リードのワイヤ接続部には直径500 μ mワイヤ4本を接続できることから発熱が抑えられ封止体の熱損傷抑止が達成できる。また、リードが幅広の場合にはリードを経由する熱伝導が効果的に行われるため放熱特性が向上し半導体装置の安定動作が達成できる。

【0045】前記(7)の手段によれば、前記手段

(1)乃至(6)の構成による効果に加えて、第2電極リードおよび前記制御電極リードの連結部またはワイヤ接続部の端が前記封止体の側面に露出または突出する構造となることから、第2電極リードの連結部またはワイヤ接続部の幅を長くすることができ、ワイヤボンディングの余裕度が高くなり、または接続するワイヤの本数の増大が図れる効果がある。

【0046】前記(8)の手段によれば、前記手段

(1)乃至(7)の構成による効果に加えて、各リードの間隔が一定であることから、規格対応の製品の提供も可能になる。

【0047】前記(9)の手段によれば、前記手段

(1)乃至(7)の構成による効果に加えて、各リードの間隔は少なくとも一部で異なっている構成になっていることから、規格対応の製品の提供も可能になる。

【0048】前記(10)の手段によれば、前記手段

(1)乃至(9)の構成による効果に加えて、前記第2電極リードは中央または中央寄りに位置していることから、第2電極リードのワイヤ接続部に接続するワイヤの長さを短くできるため抵抗低減から発熱をさらに抑えることができる効果がある。

【0049】前記(11)の手段によれば、前記手段

(1)乃至(10)の構成による効果に加えて、前記リード全体は前記封止体の一侧寄りに偏って配置されていることから、半導体装置を実装する際、封止体位置を偏らせて実装できる。

【0050】前記(12)の手段によれば、前記手段

(1)乃至(11)の構成による効果に加えて、前記支持基板に設けた取付用孔を利用し、ビス等によって支持基板を所定箇所に密着させた状態で固定できる。この結果、支持基板を介しての放熱も可能になる。支持基板に放熱フィンを固定する構造では前記放熱フィンからの放熱が効果的に行えることになる。

【0051】前記(13)の手段によれば、前記手段

(1)乃至(11)の構成による効果に加えて、封止体から支持基板が長く突出しないTO-263AA、TO-263AB等の規格製品の提供も可能になる。

【0052】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態を詳細に説明する。なお、発明の実施の形態を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

【0053】(実施形態1)図1乃至図14は本発明の一実施形態(実施形態1)である半導体装置(低電圧駆動用パワートランジスタ)に係わる図である。図1乃至図4は本実施形態1の半導体装置の構造に係わる図であり、図5および図6は電気特性を示すグラフ、図7乃至図14は半導体装置の製造方法に係わる図、図15は本実施形態1の半導体装置が組み込まれる整流回路図である。

【0054】本実施形態1の半導体装置1は、図1および図2に示すように、絶縁性樹脂からなる封止体2と、前記封止体2によって少なくとも一部が被われ下面が前記封止体2から露出しかつ第1電極になる金属製の支持基板3と、前記支持基板3に連なり前記封止体2の一側面から突出しかつ途中で一段階段状に屈曲する吊りリード4と、前記封止体2の前記一側面から並んで突出する第2電極リード5および制御電極リード6を有している。

【0055】また、前記封止体（パッケージ）2内には半導体チップ7が配置されている。この半導体チップ7にはパワーMOSFETが形成され、図3および図4に示すように下面に第1電極（ドレイン電極）10を有し、上面に第2電極（ソース電極）11と制御電極（ゲート電極）12を有した構造になっている。

【0056】半導体チップ7は、下面のドレイン電極10が導電性の接合材13を介して前記支持基板（ヘッダ）3に固定されている。また、前記封止体2内に延在する第2電極リード（ソースリード）5および制御電極リード（ゲートリード）6の先端は、ワイヤ14を介して半導体チップ7のソース電極11およびゲート電極12にそれぞれ接続されている。

【0057】前記吊りリード4は封止体2の近傍で切断され、実装には使用しない形態となっている。また、ソースリード5およびゲートリード6はガルウイング型に成形され、面実装構造になっている。すなわち、ガルウイング型のリードの先端実装部分の下面と、前記ヘッダ3の下面は同一面上に位置している。

【0058】前記吊りリード4およびゲートリード6はそれぞれ1本であるが、ソースリード（第2電極リード）5は2本となっている。この2本のソースリード5は並んで延在し、封止体2の内部において一本の連結部20の同一側の側面に連なるようになっている。そして、この連結部20と、前記半導体チップ7の第2電極（ソース電極）11とは4本のワイヤ14で接続されている。前記連結部20は、従来の2本のワイヤを並んで接続するものよりも長くなり、4本のワイヤ14を並んで接続できるようになっている。

【0059】換言するならば、前記連結部20は前述のようにワイヤ接続部を構成し、このワイヤ接続部から複数のリード、たとえば2本のリードを延在させる構成になっている。そして、前記ワイヤ接続部から延在するリードはソースリード（第2電極リード）5となっている。

【0060】4本のワイヤ14は直径が $500\mu\text{m}$ のA1ワイヤであり、接続長さ（ワイヤ長さ）は 6.0mm 以内となっている。また、ゲートリード6に接続されるワイヤ14は、直径 $100\mu\text{m}$ 程度のA1ワイヤである。

【0061】封止体2から外れるヘッダ3の中央部分に

は、実装基板に取り付ける際利用される取付用孔21が設けられている。ここで、各部の寸法の一実施例について記載する。ヘッダ3は、その最大部分の幅が 10.4mm 、長さが 12.66mm 、厚さが 1.26mm である。ソースリード5とゲートリード6の3本のリードは 3.4mm ピッチであり、ゲートリード6と隣のソースリード5との間に吊りリード4が位置している。各リードの幅は 0.9mm 、厚さは 0.6mm で、相互に異なる電極を形成するリード等の間隔は、ショートを防止するために 0.45mm 以上になっている。

【0062】連結部20の長さは 5.4mm で幅は 1.35mm である。また、ヘッダ3の下面から各リードの下面との距離は 2.59mm となっている。封止体2はその幅がヘッダ3の最大幅と一致する寸法で、厚さは 5.5mm 程度である。

【0063】半導体チップ7は、図3および図4に示すように、薄い長方形板構造からなり、たとえば長さ 5.0mm 、幅 4.3mm 、厚さ $270\mu\text{m}$ 程度となり、ゲート電極12の大きさは矩形の一辺が 0.3mm で他辺が 0.6mm 、ソース電極11の大きさは矩形の一辺が 1.4mm で他辺が 4.2mm である。

【0064】半導体チップ7に形成されたパワーMOSFETは、図4に示すように、縦型MOSFETであって、第1導電型のシリコンからなる半導体基板25の表面の第1導電型のエピタキシャル層26にMOSFETのセルが多数形成された構造になり、半導体基板25の下面に第1電極（ドレイン電極）10が設けられている。このドレイン電極10は、たとえば、チタン、ニッケル、金によって形成され、その厚さは、たとえば $5.0\mu\text{m}$ である。

【0065】パワーMOSFETは、前記エピタキシャル層26の表層に整列形成された複数の第2導電型のウェル27と、このウェル27の表層部分に形成される第1導電型からなるソース領域28と、隣接するウェル27間に亘って設けられたゲート絶縁膜29と、このゲート絶縁膜29上に形成されたゲート電極30と、前記ゲート電極30を被う層間絶縁膜31と、前記エピタキシャル層26および前記層間絶縁膜31上に位置し前記ソース領域28に電気的に接続される選択的に設けられたソース電極11と、前記ソース電極11や前記層間絶縁膜31等を選択的に被いワイヤボンディング領域としてのソース電極11やゲート電極12を部分的に露出させる保護膜32等で構成されている。このパワーMOSFETは、図5および図6の「D6（デバイス6シリーズ）」として示す特性を有するものである。

【0066】図5はドレイン-ソース間オン抵抗とドレイン電流特性を示すグラフ、図6はオン抵抗によるドレイン電流とドレイン-ソース間電圧の飽和関係を示すグラフである。図5のグラフから分かるように、デバイス4シリーズ（D4）では、 V_{GS} が 10V で I_D が 100

Aのときの印加時のオン抵抗 R_{on} は20m Ω となり、デバイス5シリーズ(D5)では、 V_{DS} が10Vで I_D が100Aのときの印加時のオン抵抗 R_{on} は7.0m Ω となり、デバイス6シリーズ(D6)では、 V_{DS} が10Vで I_D が100Aのときの印加時のオン抵抗 R_{on} は4.0m Ω となる。

【0067】したがって、 I_D が100Aのときの V_{DS} の飽和電圧は、D4ではオン抵抗が20m Ω であることから、 $V_{DS}=2000$ mVとなり、D5ではオン抵抗が7.0m Ω であることから、 $V_{DS}=700$ mVとなり、D6ではオン抵抗が4.0m Ω であることから、 $V_{DS}=400$ mVとなる。

【0068】電気特性向上に伴い、世代毎に低電圧によるデバイス駆動を可能とし、伝達速度(スイッチング速度)が早く、電流(I_D)損失の低減によりケース温度(パッケージの発熱)が抑えられる。

【0069】しかしながら、最も特性の良好なD6シリーズのものを使用しても、 I_D が100Aの場合では、パッケージの発熱は大きい。そこで、本実施形態1では、第2電極リード(ソースリード)5を2本として、ソースリード5を介しての伝熱効果を高めるとともに、ソース電極とソースリード5を接続するワイヤも従来の2本に比較して4本と多数な構造とし、ワイヤ部分での発熱も抑える構造になっている。

【0070】ここで、ドレイン電流(I_D)印加時のワイヤ部分での損失電力について説明する。損失電力Pは以下の式で与えられる。

【0071】

【数1】 $P = I^2 \cdot R_{wire}$

ここで、Iは電流、 R_{wire} はワイヤの抵抗。また、 R_{wire} は以下の式で与えられる。

【0072】

【数2】 $R_{wire} = \rho \cdot l / A$

ここで、lはワイヤの長さ、Aはワイヤの直径、 ρ はワイヤの非抵抗である。ワイヤの抵抗 R_{wire} は、数2より、従来のワイヤ2本の場合は、

【0073】

【数3】 $R_{wire} = 3.1 \times 10^{-7} \cdot 6.0 \times 10^{-7} / (250 \times 10^{-7} \times 250 \times 10^{-7} \times 3.14) \times 2 = 0.47 \times 10^{-7}$

本実施形態1のワイヤ4本の場合は、

【0074】

【数4】 $R_{wire} = 3.1 \times 10^{-7} \cdot 6.0 \times 10^{-7} / (250 \times 10^{-7} \times 250 \times 10^{-7} \times 3.14) \times 4 = 0.24 \times 10^{-7}$

したがって、前記数1、数3、数3の式を用いて、従来の500 μ m直径のワイヤを2本使用した従来のパワーMOSFETと4本のワイヤを使用した本実施形態1によるパワーMOSFETの場合の印加時の損失電力を計算すると下記ようになる。従来のワイヤ2本の場合、

【0075】

【数5】

$P = (100)^2 \cdot 0.47 \times 10^{-7} = 4.7$ [W]

本発明のワイヤ4本の場合、

05 【0076】

【数6】

$P = (100)^2 \cdot 0.24 \times 10^{-7} = 2.3$ [W]

10 このように電圧印加時の損失電力の低減から、ワイヤ部分の発熱に起因する封止体を構成する樹脂の劣化は抑止でき、パワーMOSFETの安定動作が達成できることになる。

【0077】つぎに、本実施形態1の半導体装置の製造方法について、図7乃至図14を参照しながら説明する。ただし、図9乃至図14は模式的な図である。

15 【0078】半導体装置1は、図7のフローチャートで示すように、リードフレーム用意(ステップ101)、チップボンディング(ステップ102)、ワイヤボンディング(ステップ103)、モールド(ステップ104)、リード切断(ステップ105)、リード成形(ステップ106)、半田メッキ(ステップ107)の各工程を経て製造される。

20 【0079】すなわち、半導体装置1の製造においては、図9および図8に示すようにリードフレーム40が用意される(ステップ101)。このリードフレーム40は、図8に示すように、一側が所定の幅で厚くなる帯状の銅合金等からなる金属板(異形材)を精密プレスで打ち抜いてバナーニングするとともに、薄い一部で屈曲させて薄い部分を厚い部分よりも一段高くした構造(段差は1.26mm)になっている。厚い部分が前記ヘッダ3であり1.26mmの厚さになり、薄い部分が吊りリード4、ソースリード5、ゲートリード6の部分であり0.6mmの厚さになっている。

25 【0080】リードフレーム40は短冊体となり、1枚のリードフレーム40で所定数(たとえば10個)の半導体装置1を製造することができるようになっている。図8では3個分を示す。

30 【0081】リードフレーム40は、図8に示すように、細い外枠41と、この外枠41の一側面から一定間隔で平行に突出する複数の片持梁構造のリード42を有している。このリード42は前記外枠41に対して直交している。このリード42のピッチは3.4mmになっている。

35 【0082】前記リード42は3本で1組になり、左の1本はゲートリード6を構成し、先端には幅広のワイヤパッド43が設けられている。各リード42の幅は0.9mmになり、前記ワイヤパッド43の幅は2.0mm、長さは1.36mmになっている。

40 【0083】右側2本のリード42はソースリード5を構成している。この2本のソースリード5は前述のように1本の連結部20の一側面に連なっている。連結部2

0は前記外枠41に平行に延在し、その延在方向の長さは5.4mmになり、その直交方向の長さ、すなわち幅は1.36mmになっている。また、前記リード42は前記外枠41に平行に延在するタイバー44によって連結されている。

【0084】一方、前記ゲートリード6と、隣接するソースリード5との間のタイバー44からは吊りリード4が突出している。この吊りリード4は途中で下方に一段階段状に屈曲し、その先端には前述の形状のヘッダ3が連結されている。屈曲による段差は2.59mmになっている。また、隣接するヘッダ3同士は細い連係部45で接続されている。また、ヘッダ3には前述のように取付用孔21が設けられている。

【0085】前記連係部45、外枠41およびタイバー44によって単位リードフレームを多連のリードフレーム構成にすることができる。製造におけるモールド後は、これら連係部45、外枠41およびタイバー44は切断除去される。

【0086】つぎに、前記リードフレーム40のヘッダ3上には、図9および図8の二点鎖線で示すように図3および図4に示される半導体チップ7が固定される（ステップ102）。半導体チップ7は、下面のドレイン電極10部分が半田等からなる接合材13によってヘッダ3に固定される（図1・図4参照）。

【0087】つぎに、図10に示すように、半導体チップ7の上面の電極と、これに対応するリードをワイヤ14で接続する（ステップ103）。すなわち、ゲート電極12とゲートリード6のワイヤパッド43がワイヤ14によって接続（超音波ワイヤボンディング）される。このワイヤ14は印加時の電流量が小さいので細くてもよく、たとえば、直径100 μ m程度のA1ワイヤである。また、半導体チップ7のソース電極11と前記連結部20は超音波ワイヤボンディングによるワイヤ14で接続される。このワイヤボンディングにおいては、直径500 μ mのA1ワイヤがバラレルボンディングまたはステッチボンディングによって並列に4本ボンディングされる。ボンディングによるワイヤの長さは5.23乃至5.62mmとなり、前述のワイヤ長さ6.0mm以下を満足する。

【0088】半導体チップ7のソース電極11のワイヤボンディング領域は、前述のように1.4mm \times 4.2mmの矩形領域になることから、領域の大きさを変えなくてもそのまま4本のワイヤ14を接続することができる。

【0089】つぎに、図11に示すように、トランスファモールド等によってモールドを行い（ステップ104）、片持梁構造のリード42の先端側からヘッダ3の途中部分を絶縁性樹脂からなる封止体2で被う。封止体2は、ヘッダ3の上面側のみを被うことから、ヘッダ3の下面は封止体2から露出し、放熱のための伝熱面にな

る。

【0090】つぎに、図12に示すように、常用のリード切断・成形装置により、リード切断と成形を行う（ステップ105・106）。リード切断時には、リード42を外枠41から切り放すとともに、吊りリード4を封止体2の近傍で切断し、タイバー44を一定幅切断除去し、さらにヘッダ3間の連係部45をスリット状に打ち抜いて隣接するヘッダ3を分離させる。また、リード成形時には、ゲートリード6およびソースリード5の寸法を決める切断を行うとともに、リードをガルウィング型に成形する。

【0091】つぎに、図13に示すように、封止体2から突出するリード表面に半田メッキ処理によって半田をメッキする（ステップ107）。図13においては、薄く黒く示した部分がリードのメッキ部分である。これにより、面実装構造の半導体装置1を製造することができる。

【0092】本実施形態1では、リードは面実装構造であるが、前記リード成形を行わず、かつリード切断工程でリード寸法を規定すれば、その後の半田メッキ処理によって、図14に示す挿入実装構造の半導体装置1を製造することができる。

【0093】図15は本実施形態1の半導体装置1が組み込まれる整流回路である。この整流回路は、メイン回路と位相補正（SR）回路からなり、メイン回路から接続回路（R）へ出力（V_{out}）する場合と、AC-DC変換時の位相補正回路から接続回路（R）へ出力（V_{out}）する場合がある。

【0094】電源（DC）からの信号（+、-）を入力とする二つのパワーMOSFET Q1、Q2はコントロールIC（CONTROL IC）によって制御される。コントロールICは、たとえばスイッチドレギュレータ等からなる。

【0095】また、パワーMOSFET Q1、Q2は、PチャンネルMOSFETを組み込んだメインスイッチトランジスタQ2と、NチャンネルMOSFETを組み込んだ位相補正（SR）トランジスタQ1からなる。両トランジスタの出力はツェナーダイオードD1で平滑化される。また、コイルLとコンデンサCによってローパスフィルタが構成されている。

【0096】プラス入力によりメインスイッチトランジスタQ2が動作（位相補正トランジスタQ1はオフ）してメイン回路が構成されて接続回路（R）に出力（V_{out}）され、マイナス入力により位相補正トランジスタQ1が動作（メインスイッチトランジスタQ2はオフ）して位相補正回路が構成されて接続回路（R）に出力（V_{out}）される。

【0097】したがって、本実施形態1の構成の半導体装置1において、半導体チップ7としてNチャンネルMOSFETを組み込んだものは、前記位相補正トランジ

スタQ1として使用でき、半導体チップ7としてPチャンネルMOSFETを組み込んだものは、前記メインスイッチトランジスタQ2として使用できる。

【0098】本実施形態1の半導体装置1（低電圧駆動用パワートランジスタ）は、たとえば、携帯電話、ビデオカメラなどの充電器、OA機器、ノートパソコン電源などLiイオン2次電池充放電パワーマネジメント等に組み込まれる。

【0099】本実施形態1によれば、以下の効果を奏する。

（1）第2電極リード（ソースリード）5は2本となることから、伝熱断面積の増大により、実装基板への伝熱量を増大させることになり、伝熱効果が高くなり、パワーMOSFETの安定動作が達成できる。

（2）2本のソースリード5は封止体2の内部において長い連結部20で連なり、この連結部20には4本の太いA1のワイヤ14（直径500μm）が接続されていることから、ドレイン電流が従来に比較して大幅に増大しても、損失出力が小さくでき、発熱量を小さく抑えることができるため、封止体2を構成する樹脂の劣化の発生を抑えることができ、パワーMOSFETの長寿命化が達成できる。

【0100】（3）前記ワイヤ14で発生した熱や半導体チップ7で発生した熱は、4本の太いワイヤ14を介し、かつ伝熱効果が高くなる2本構成のソースリード5を通して実装基板に伝達されるため、効果的な放熱が達成できる。

（4）制御電極リード（ゲートリード）6および第2電極リード5は真っ直ぐ延在させて挿入実装構造にすることもできる。

（5）吊りリード4は封止体2の近傍で切断しないで、面実装構造または挿入実装構造とすれば、第1電極（ドレイン電極）用のリードとして使用することもできる。

【0101】なお、前記2本のソースリード5を封止体2の外側で連結片を介して一体とした構造にしておいてもよい。この構造ではリードは幅広構造となるため、伝熱効果が高くなり、ソース電極側の放熱効果が高くなる。また、連結片部分から外れるリード先端には挿入実装用の挿入部が設けられる構造になることから、この挿入部を用いることによって挿入実装が可能になり、面実装・挿入実装兼用型になる。また、挿入実装で使用する際、2本のソースリードは連結片で連結されていることから、両者の間隔が常に一定になり、挿入実装が容易になる。

【0102】（実施形態2）図16は本発明の他の実施形態（実施形態2）である半導体装置を示す平面図である。本実施形態2では、第2電極リード（ソースリード）5を一本構成とし、前記制御電極リード（ゲートリード）6の幅よりも広くした例である。ソースリード5は最大で前記連結部20の長さと同程度の幅とするこ

とができる。この例では連結部20の長さより僅かに狭い寸法になっている。また、ソースリード5およびゲートリード6ともにガルウィング型に成形され、面実装構造になっている。

05 【0103】本実施形態2の半導体装置1は、前記実施形態1と同様な効果を有するに加えて、ソースリード5が一本構成になり、伝熱断面積の増大から、一層伝熱効果が高くなり、パワーMOSFETの安定動作に寄与することになる。

10 【0104】（実施形態3）図17乃至図19は本発明の他の実施形態（実施形態3）である半導体装置に係わる図であり、図17は半導体装置の模式的斜視図、図18は平面図、図19は半導体装置製造に用いるリードフレームの平面図である。本実施形態3は、前記実施形態2と同様にソースリード5をゲートリード6よりも幅広とした1本構成のリードであるが、この例ではソースリード5の先端を挿入実装も可能な構造としたものである。

15 【0105】すなわち、幅広ソースリード5構造のリード先端には突出する挿入実装用の挿入部50が形成されている。この2本の挿入部50とゲートリード6のピッチは同一となり、挿入実装構造となつて、たとえばピッチは3.4mmになっている。

20 【0106】本実施形態3の半導体装置1の製造においては、図19に示すようなリードフレーム40が使用される。このリードフレーム40は、前記実施形態1の半導体装置1の製造で使用した図8に示すリードフレーム40において、タイバー44のヘッジ3側においてもソースリード5を1本となるように連結した構造である。4本のワイヤ14が接続されるソースリード5の先端
30 は、ソースリード5が1本リードとなることから、もはや連結部20を構成するものではないが、その部分の名称として連結部20と呼称することにする。

【0107】なお、本実施形態3の半導体装置1の製造は前記実施形態1の場合と同様であることからその説明は省略する。本実施形態3の半導体装置1も前記実施形態2のものと同様にソースリード5が幅広の一本構成になり、伝熱断面積の増大から、一層伝熱効果が高くなる。また、本実施形態3の半導体装置1では、幅広構造のソースリード5の先端に挿入部50が設けられ、ゲートリード6とによって挿入実装構造となっている。したがって、半導体装置1は実装基板に実装する際、面実装の状態でも実装することができ、面実装・挿入実装兼用の汎用型になる。

45 【0108】（実施形態4）図20は本発明の他の実施形態（実施形態4）である半導体装置を示す平面図である。本実施形態4では、ソースリード5を幅広構造とした場合、ソースリード5を封止体2の近傍で折り曲げてリード形態を面実装構造とする場合、ソースリード5がゲートリード6に比較して数倍も幅が広く、折り曲げに

大きな力を必要とし、封止体2を構成する樹脂にクラック等損傷を与えることを危惧した場合に適した構造である。

【0109】すなわち、幅広構造のソースリード5の各部の屈曲成形の均等化を図るように前記ソースリード5の屈曲部分には1乃至複数の折曲均等用孔51を設ける。このようにすることによって、ソースリード5の折り曲げ部分の各幅をゲートリード6の幅以下とすることができる。

【0110】本実施形態4では、折曲均等用孔51は一つとしてあるが、幅の狭い折曲均等用孔を複数配置する構造にしてもよい。この場合、各折曲均等用孔51の間には連結部20に繋がる分岐片が存在することになり、この部分を通しての伝熱も可能になり、伝熱効果の向上が高められることになる。

【0111】また、本実施形態4では、ソースリード5の折り曲げ部分の幅寸法はゲートリード6と同一かまたは狭くなるため、リード成形時、折り曲げ部分に大きな力が加わることがなく、その結果封止体2を構成する樹脂にクラック等が発生することなく、リード成形性が良好になり、歩留りが向上する。本実施形態4の構造においても、前記ソースリード5の先端に挿入部を設けて挿入実装も可能な構造にしてもよい。

【0112】（実施形態5）図21は本発明の他の実施形態（実施形態5）である半導体装置を示す模式的斜視図である。本実施形態5は、幅広構造のソースリード5の実装部分にはビス取り付け穴52が設けられている。本実施形態5の半導体装置1では、ソースリード5はビス取り付け穴52を利用してビスでリードを実装基板に固定できることから、リード固定強度の向上が図れるとともに、直接実装基板へ固定できることから伝熱効果も高くなり、パワーMOSFETの安定動作に寄与することになる。本実施形態5の半導体装置1においても、リード先端に挿入実装用の突出する挿入部を形成し、挿入実装が可能な構造、すなわち面実装・挿入実装兼用型にしてもよいことは勿論である。

【0113】（実施形態6）図22は本発明の他の実施形態（実施形態6）である半導体装置を示す模式的斜視図である。本実施形態6の半導体装置1は、前記実施形態1の半導体装置1において、封止体2から突出するヘッダ3部分を封止体2の近傍で切断して、小型化したものである。本実施形態6の半導体装置1は、前記実施形態1の半導体装置1と同様な効果を奏する。

【0114】（実施形態7）図23～図36は本発明の他の実施形態（実施形態7）である半導体装置に係わる図である。本実施形態7の半導体装置1は、図23に示すように、封止体2の側面から第2電極リード〔ソース（S）リード〕5と制御電極リード〔ゲート（G）リード〕6をそれぞれ1本突出させるとともに、支持基板（ヘッダ）3を第1電極（ドレイン電極）として使用する

る構造となり、2端子構成となるものである。

【0115】本実施形態7では、図25の平面図および図26の側面図で示すリードフレーム40が使用される。このリードフレーム40は、図8に示す実施形態1のリードフレーム40において、タイバー44から支持主片46を隣接する支持基板3間に突出させるとともに、その両側面側から支持片47を突出させてその先端で支持基板3を支持する構造になっている（図28参照）。

【0116】リードフレーム40は薄い金属板をプレス成形によって形成される。前記支持片47は支持主片46の両側に2本ずつ設けられている。この支持基板（ヘッダ）3の支持構造を側面支持構造と呼称する。なお、実施形態1のように吊りリードで支持基板を支持する構造を吊りリード支持構造と呼称する。

【0117】本実施形態7ではソースリード5は一本となり2端子構成となっている。封止体2の内部に位置するソースリード5の先端（内端）部分はワイヤ接続部55となるが、このワイヤ接続部55の幅Wは広くなり、前記実施形態1の場合と同様に直径500 μ mにも及ぶ太いワイヤ14が四本並んで接続できる長さになっている。たとえば、前記幅Wは6.0mmになっている。また、二本のリードの間隔（ピッチ）は、5.08mmになっている。このリード構造はJEDC規格に適合する。

【0118】本実施形態7の半導体装置1は、その製造方法は前記実施形態1と同じであり、図29および図30に示すように、支持基板3の主面側に前記実施形態1と同様にパワーMOSFETが形成されている半導体チップ7を固定した後、半導体チップ7の第2電極（ソース電極）11とソースリード5のワイヤ接続部55を4本の太いA1ワイヤ14で接続する。また、半導体チップ7の制御電極（ゲート電極）12とゲートリード6の先端部分（ワイヤ接続部）を細いワイヤ14で接続する。なお、本実施形態および以降の各実施形態で、太いワイヤはたとえば直径500 μ m程度のワイヤであり、細いワイヤは直径100 μ m程度のワイヤを意味する。

【0119】つぎに、図31に示すように、ヘッダ3の取付用孔21から外れる面部分をトランスファモールドによってモールドして、封止体2で半導体チップ7、ワイヤ14、ソースリード5およびゲートリード6の内端部分（ワイヤ接続部55）で封止する。

【0120】つぎに、切断、成形処理を行う。すなわち、支持片47をヘッダ3の付け根部分で切断するとともにタイバー44を切断し、かつソースリード5およびゲートリード6を外枠41から切り離し、さらにソースリード5およびゲートリード6をガルウィング型に成形することによって図23および図24に示すような面実装型の半導体装置1を製造する。

【0121】図32および図33はリードを真っ直ぐ延

在させて挿入実装型の半導体装置1としたものである。このような半導体装置1は、図34乃至図36に示す形態で実装される。これらの図は模式図であり、図34および図35は面実装状態の平面図と側面図であり、図36は挿入実装状態の側面図である。

【0122】面実装では、実装基板56の配線の接続部分にあらかじめ設けた半田層を利用して、ヘッダ3の下面およびソースリード5およびゲートリード6の折り曲げられた先端の下面が固定される。図34で示す点線で囲まれる部分がヘッダやリードが実装基板56に設けられた接続部分57である。

【0123】また、ヘッダ3は取付用孔に挿入される取付ビス58によって実装基板56に固定される。これにより、半導体チップ7やワイヤ14で発生した熱はソースリード5およびゲートリード6を介して実装基板56に放熱されるとともに、ヘッダ3を介して実装基板56に放熱される。したがって、効率的な放熱が可能になり、半導体装置1の安定動作が確保されることになる。

【0124】このような面実装型では、外部端子となるリードが2端子となることから、実装基板56の接続部分57のパターン、すなわちフットパターンが既存のものと同じになり、既存の実装基板56が使用できる。

【0125】挿入実装では、図36に示すように、ソースリード5やゲートリード6のリード部分を実装基板56に設けられた挿入穴（図示せず）に挿入させ、かつ半田59で固定する。この際、図36に示すように、ヘッダ3に放熱フィン60を重ね、ヘッダ3の取付用孔に挿入した取付ビス58によってヘッダ3と放熱フィン60を螺合して固定する。この構造では、半導体チップ7やワイヤ14で発生した熱はソースリード5およびゲートリード6を介して実装基板56に放熱されるとともに、ヘッダ3、放熱フィン60を介して大気中に放熱される。したがって、効率的な放熱が可能になり、半導体装置1の安定動作が確保されることになる。

【0126】本実施形態7によれば、実施形態1と同様に4本の太いワイヤ14によって半導体チップ7で発生した熱はソースリード5に効率的に伝達され、かつソースリード5から実装基板56に伝達されることになる。

【0127】本実施形態7は実施形態1と同様な効果を有するとともに、吊りリードを設けないことから、ソースリード5のワイヤ接続部55の幅Wを長くすることができ、太いワイヤの接続が容易になるとともに、ワイヤの接続本数をさらに多くすることも可能になる。

【0128】（実施形態8）図37乃至図41は本発明の他の実施形態（実施形態8）である半導体装置に係わる図である。本実施形態8の半導体装置1は、図37および図38に示すように、封止体2の一側面から第2電極リード（ソースリード）5と制御電極リード（ゲートリード）6をそれぞれ1本突出させるとともに、支持基板（ヘッダ）3を第1電極（ドレイン電極）として使用

する構造となり、2端子構成となるものである。

【0129】本実施形態8では、図39の平面図で示すように前記実施形態1のリードフレーム40と同様に吊りリード支持構造のリードフレーム40が使用される。

10 15 20 25 30 35 40 45 50

しかし、吊りリード4はモールド後封止体2から突出する部分で切断されている。

【0130】本実施形態8の半導体装置1は、封止体2の一側面から突出するリード全体が封止体2の1側に片寄って配置されている。したがって、半導体装置1を実装基板に実装する場合、封止体2の位置を偏って実装できる効果がある。

【0131】本実施形態8の半導体装置の製造に用いるリードフレーム40は、実施形態1の場合のリードフレーム40（図8参照）において、ソースリード5を1本とした構造である。すなわち、本実施形態8のリードフレーム40は、ソースリード5の内端に連結部を有しないが、幅広のワイヤ接続部55を有する形状になっている。また、前記ワイヤ接続部55の幅Wを広くするために、吊りリード4は途中でゲートリード6側に一段屈曲した形状になっている。

【0132】ゲートリード6、吊りリード4、ソースリード5と並ぶ3本のリードのピッチは一定となっている。たとえば、リードピッチは2.54mmとなっている。このため、ワイヤ接続部55の幅Wは4.5mmにすることができる。ワイヤ接続部55が大きいことから、図39に示すように、半導体チップ7のソース電極11とワイヤ接続部55を4本の太いワイヤ14で接続できる。したがって、1本当たりに流れるソース電流量は小さくなり、ソースワイヤでの発熱量を低減できるとともに、ソースリード5への熱伝達も良好に行えるようになる。

【0133】半導体装置1の製造方法は前記実施形態1と同じであり、図39に示すように、支持基板3の主面側に前記実施形態1と同様にパワーMOSFETが形成されている半導体チップ7を固定した後、半導体チップ7の第2電極（ソース電極）11とソースリード5のワイヤ接続部55を4本の太いA1ワイヤ14で接続する。また、半導体チップ7の制御電極（ゲート電極）12とゲートリード6の先端部分（ワイヤ接続部）を細いワイヤ14で接続する。

【0134】つぎに、図40に示すように、ヘッダ3の取付用孔21から外れる面部分をトランスファモールドによってモールドして、封止体2で半導体チップ7、ワイヤ14、ソースリード5およびゲートリード6の内端部分（ワイヤ接続部55）で封止する。

【0135】つぎに、切断、成形処理を行う。すなわち、連係部45、タイバー44を切断除去するとともに3本のリードを切断し、さらにソースリード5およびゲートリード6をガルウィング型に成形することによって図37および図38に示すような面実装型の半導体装置

1を製造する。前記リード切断において吊りリード4は封止体2の付け根部分で切断する。一方、3本のリードを外枠41の近傍で切断しただけの状態にすることによって、図41に示すように、リードを真っ直ぐ延在させる挿入実装型の半導体装置1とすることかできる。この場合、中央のリード、すなわち、吊りリード4はドレイン(D)リードとなる。本実施形態8の場合も実施形態1の場合と同様な効果を得ることができる。

【0136】(実施形態9) 図42乃至図44は本発明の他の実施形態(実施形態9)である半導体装置に係わる図である。本実施形態9の半導体装置1は、図42に示すように、封止体2の一側面から3本のソースリード5と1本のゲートリード6を突出させた面実装型となっている。本実施形態9の半導体装置1は実施形態7と同様に、図43に示すように、支持基板3両側を支持片47で支持する側面支持構造のリードフレーム40を用いて製造する。

【0137】図43に示すように、このリードフレーム40はタイバー44から支持基板3に向かって1本のゲートリード6と、3本のソースリード5が延在するパターンになっている。また、ソースリード5の先端は連結部20によって連結された構造になっている。この連結部20はワイヤ接続部55を構成し、換言するならば、ワイヤ接続部55から複数のリードを延在する形状になっている。前記ワイヤ接続部55の幅は側面支持構造が採用されていることから大きくでき、たとえば6.5mmと大きくとることができる。

【0138】ワイヤ接続部55が大きいことから、図43に示すように、半導体チップ7のソース電極11とワイヤ接続部55を4本の太いワイヤ14で接続できる。したがって、1本あたりに流れるソース電流量は小さくなり、ソースワイヤでの発熱量を低減できる。また、ソースリード5も3本になることからソースリードを介しての熱伝導性能が高くなり、実装基板に実装された状態では熱放散性が高くなり、半導体装置1の安定動作が確保できる。

【0139】半導体装置1の製造方法は前記実施形態7と同じであり、図43に示すように、支持基板3の主面側に半導体チップ7を固定し、その後、半導体チップ7のソース電極11とソースリード5のワイヤ接続部55を4本の太いA1ワイヤ14で接続するとともに、半導体チップ7のゲート電極12とゲートリード6の先端部分を細いワイヤ14で接続する。

【0140】その後、図示はしないがヘッダ3の取付用孔21から外れる面部分をトランスファモールドによってモールドして、封止体2で半導体チップ7、ワイヤ14、ソースリード5およびゲートリード6のワイヤ接続部55等を封止し、ついでリードフレーム部分に対して切断、成形処理を行って図42に示すような半導体装置1を製造する。一方、4本のリードを外枠41の近傍で

切断しただけの状態にすることによって、図44に示すように、リードを真っ直ぐ延在させる挿入実装型の半導体装置1とすることかできる。本実施形態9の場合も実施形態1の場合と同様な効果を得ることができる。

105 【0141】(実施形態10) 図45乃至図47は本発明の他の実施形態(実施形態10)である半導体装置に係わる図である。本実施形態10の半導体装置1は、図45に示すように、封止体2の一側面から3本のソースリード5と1本のゲートリード6を突出させた面実装型となっている。本実施形態10では、図46の平面図で示すように前記実施形態1のリードフレーム40と同様に吊りリード支持構造のリードフレーム40が使用される。しかし、吊りリード4は、図45に示すようにモールド後封止体2から突出する部分で切断されている。

15 【0142】本実施形態10の半導体装置1に使用されるリードフレーム40は、図46に示すように、タイバー44から支持基板3に向かって1本のゲートリード6と、1本の吊りリード4と、3本のソースリード5が延在するパターンになっている。なお、リードピッチは一定でなく不等ピッチになっている。

20 【0143】また、ソースリード5の先端は連結部20によって連結された構造になっている。この連結部20はワイヤ接続部55を構成し、換言するならば、ワイヤ接続部55から複数のリードを延在する形状になっている。前記ワイヤ接続部55の幅は、たとえば5.8mmと大きくとることができる。

25 【0144】半導体装置1の製造方法は前記実施形態8と同じである。リード切断時、4本のリード(ソースリード5およびゲートリード6)を外枠41の近傍で切断するだけでリード成形を行わないことによって、図47示すような挿入実装型の半導体装置1とすることかできる。本実施形態10の場合も実施形態1の場合と同様な効果を得ることができ、封止体の熱損傷を防止でき、かつ半導体装置1の安定動作が確保される。

35 【0145】(実施形態11) 図48乃至図50は本発明の他の実施形態(実施形態11)である半導体装置に係わる図である。本実施形態11は実施形態10において、リードピッチが一定である点、吊りリード4をドレインリードとして使用してある点で異なる。すなわち、図48は面実装型の半導体装置1であり、図50は挿入実装型の半導体装置1である。面実装型の半導体装置1において、吊りリード4を封止体2の付け根部分で切断して使用することも可能である。

40 【0146】図49は本実施形態11で使用するリードフレーム40である。本実施形態では半導体チップ7の固定、ワイヤ14の接続およびモールドが終了した後、吊りリード4は封止体2の近傍(付け根)部分で切断することなくリードとして使用するようにする。本実施形態10の場合も実施形態1の場合と同様な効果を得ることができ、封止体の熱損傷を防止でき、かつ半導体装置

1の安定動作が確保される。

【0147】(実施形態12)図51乃至図53は本発明の他の実施形態(実施形態12)である半導体装置に係わる図である。本実施形態12の半導体装置1は、図51に示すように、封止体2の一側面から1本の幅広のソースリード5と1本のゲートリード6を突出させた面実装型となっている。

【0148】本実施形態12の半導体装置1は実施形態7と同様に、図52に示すように、支持基板3両側を支持片47で支持する側面支持構造のリードフレーム40を用いて製造する。

【0149】図52に示すように、このリードフレーム40はタイバー44から支持基板3に向かって1本のゲートリード6と、1本の幅広のソースリード5が延在するパターンになっている。また、ソースリード5の先端のワイヤ接続部55はさらに幅広になっている。また、ソースリード5の途中には実施形態4と同様に幅広のソースリード5を曲げやすいようにするため折曲均等穿孔51が設けられている。

【0150】このリードフレーム40では、側面支持構造となることからソースリード5のワイヤ接続部55の幅Wを一層長くすることができる。たとえば、幅Wを7.0mmと長くすることができる。半導体装置1の製造方法は前記実施形態7と同じである。

【0151】一方、4本のリードを外枠41の近傍で切断しただけの状態にすることによって、図53に示すような挿入実装型の半導体装置1とすることかできる。この場合、幅広のソースリード5の先端を挿入実装用にする必要がある。この挿入実装部分はリードフレーム40のタイバー44から外側に延在するアウターリード部分をそのまま使用すればよい。すなわち、インナーリード部分は幅広とし、アウターリード部分は従来のリードパターンとしておけばよい。

【0152】本実施形態12の場合も実施形態1の場合と同様な効果を得ることができる。また、ソースリード5のワイヤ接続部55の幅Wを大きくすることができることから、ワイヤボンディング時にリードフレームを押さえるリードフレーム押さえ部の押さえ部分のリードとの接触面積を大きくできるため、ワイヤ接続部55の両端部分を強く押さえることができ、超音波ボンディング性能を高くでき、ワイヤのボンディング強度の向上を図ることができる。

【0153】つぎに、支持基板を封止体の近傍で切断した構造の半導体装置について実施形態13～実施形態19を用いて説明する。これらの実施形態はその多くは前記各実施形態で説明した構造が取り入れられた構造である。これら半導体装置の製造においては前記各実施形態で使用されるリードフレームが使用され、その製造においてモールド後、支持基板を封止体の近傍で切断することによって製造される。

【0154】支持基板を封止体の近傍で切断した構造は、封止体から数mm程度以下支持基板が張り出すものであり、JEDEC規格のTO-262AA, TO-263AB, TO-268AA等に対応できるものである。また、リードフレームの図においては、支持基板部分とこの支持基板に向かって延在するリードの先端部分を簡略的に示すものである。また、ソースリードのワイヤ接続部には図示はしないが、太いワイヤが4本並んで接続されるものである。

【0155】(実施形態13)本実施形態13は図54に示すように、封止体2の一側面からゲートリード6とソースリード5を1本ずつ突出させた面実装型の半導体装置1である。本実施形態13では吊りリード4とゲートリード6の間隔よりも吊りリード4とソースリード5の間隔が広くなっている。この構造では3端子リードピッチ規格(JEDEC規格)が適用できる。本実施形態13でも4本ソースワイヤであることからソースワイヤ部分での発熱による樹脂からなる封止体の劣化が起き難くなるとともに、熱伝達性がよいことから半導体装置の安定動作が確保できる。

【0156】(実施形態14)図56は本発明の他の実施形態(実施形態14)である半導体装置の平面図、図57は半導体装置の製造に用いるリードフレームの一部を示す平面図である。本実施形態14ではソースリード5が2本となるものであるが、封止体2の内部において各ソースリード5は幅広のワイヤ接続部55を有するが、これら二つのワイヤ接続部55は途切れた構造になっている。ソースリードがさらに多い数であってもよい。この場合、各ソースリード5は単一のワイヤ接続部55に連なる構造であってもよく、また一つのワイヤ接続部55から複数のソースリード5が延在する構造でもよい。本実施形態14でも4本ソースワイヤであることからソースワイヤ部分での発熱による樹脂からなる封止体の劣化が起き難くなるとともに、熱伝達性がよいことから半導体装置の安定動作が確保できる。

【0157】(実施形態15)図58は本発明の他の実施形態(実施形態15)である半導体装置の平面図、図59は半導体装置の製造に用いるリードフレームの一部を示す平面図である。本実施形態15ではソースリード5が幅広になっている。したがって、ソースリード5を介しての熱伝導性能が格段に高くなる。本実施形態15でも4本ソースワイヤであることからソースワイヤ部分での発熱による樹脂からなる封止体の劣化が起き難くなるとともに、幅広ソースリードによるためさらに熱伝達性がよくなり半導体装置の安定動作が確保できる。

【0158】(実施形態16)図60は本発明の他の実施形態(実施形態16)である半導体装置の平面図、図61は半導体装置の製造に用いるリードフレームの一部を示す平面図である。本実施形態16は実施形態8と同様に、封止体2の一側面から突出するリード全体が封止

体 2 の 1 側に片寄って配置されている。したがって、半導体装置 1 を実装基板に実装する場合、封止体 2 の位置を偏って実装できる効果がある。

【0159】一方、図 6 2 に示すように、半導体装置の製造時、吊りリード 4 を切断除去せずにドレインリードとする挿入型の半導体装置にすることもできる。また、面実装型でも吊りリード 4 をガルウィング型に成形してドレインリードとしても使用できる。本実施形態 1 6 でも 4 本ソースワイヤであることからソースワイヤ部分での発熱による樹脂からなる封止体の劣化が起き難くなるとともに、熱伝達性がよいことから半導体装置の安定動作が確保できる。また、この構造では 3 端子リードピッチ規格 (J E D E C 規格) が適用できる。

【0160】(実施形態 1 7) 図 6 3 は本発明の他の実施形態 (実施形態 1 7) である半導体装置の平面図、図 6 4 は半導体装置の製造におけるワイヤボンディング後のリードフレームの平面図である。本実施形態 1 7 では、ソースリード 5 を中央に配置してある。この結果、図 6 4 に示すように、ソースリード 5 のワイヤ接続部 5 5 と半導体チップ 7 のソース電極 1 1 とを接続する太いワイヤ 1 4 を短くすることができ、ソースワイヤの抵抗低減が図れる。本実施形態 1 7 でも 4 本ソースワイヤであることからソースワイヤ部分での発熱による樹脂からなる封止体の劣化が起き難くなるとともに、熱伝達性がよいことから半導体装置の安定動作が確保できる。

【0161】(実施形態 1 8) 図 6 5 は本発明の他の実施形態 (実施形態 1 8) である半導体装置の平面図、図 6 6 は半導体装置の製造に用いるリードフレームの一部を示す平面図である。本実施形態 1 8 では、ソースリード 5 のワイヤ接続部およびゲートリード 6 のワイヤ接続部 5 5 の端を封止体 2 よりも 0. 5 ~ 0. 7 mm と僅かに突出させるようにしてある。

【0162】図 6 6 に示すように、ワイヤボンディング時、ゲートリード 6 のワイヤ接続部の端およびソースリード 5 のワイヤ接続部 5 5 の端を、二点鎖線で示す形状のリードフレーム押さえ 7 0 で押さえて超音波を掛けながら行うワイヤボンディングにおいて、リードフレーム押さえ 7 0 のリードとの接触面積を大きくできるため、ワイヤ接続部 5 5 の両端部分を強く押さえることができ、超音波ボンディング性能を高くでき、ワイヤのボンディング強度の向上を図ることができる。これによりワイヤボンディングの強度の向上、歩留りの向上および信頼性の向上が図れる。本実施形態 1 8 でも 4 本ソースワイヤであることからソースワイヤ部分での発熱による樹脂からなる封止体の劣化が起き難くなるとともに、熱伝達性がよいことから半導体装置の安定動作が確保できる。

【0163】(実施形態 1 9) 図 6 7 は本発明の他の実施形態 (実施形態 1 9) である半導体装置の平面図、図 6 8 は半導体装置の製造に用いるリードフレームの一部

を示す平面図である。本実施形態 1 9 は支持基板 3 に取付用孔 2 1 を有する実施形態 9 に対応するものであり、ソースリード 5 が 3 本の半導体装置 1 である。本実施形態 1 9 でも 4 本ソースワイヤであることからソースワイヤ部分での発熱による樹脂からなる封止体の劣化が起き難くなるとともに、熱伝達性がよいことから半導体装置の安定動作が確保できる。

【0164】(実施形態 2 0) 図 6 9 は本発明の他の実施形態 (実施形態 2 0) である半導体装置の平面図である。本実施形態 2 0 は実施形態 7 において、パワーバイポーラトランジスタが組み込まれた半導体チップ 7 を支持基板 3 に固定した半導体装置 1 であり、封止体 2 の一側面から突出するリードはベース (B) リード 7 1 と、エミッタ (E) リード 7 2 となる。支持基板 3 はコレクタ (C) 端子として使用される。本実施形態 2 0 でも 4 本エミッタワイヤであることからエミッタワイヤ部分での発熱による樹脂からなる封止体の劣化が起き難くなるとともに、熱伝達性がよいことから半導体装置の安定動作が確保できる。

【0165】(実施形態 2 1) 図 7 0 は本発明の他の実施形態 (実施形態 2 1) である半導体装置の平面図である。本実施形態 2 1 は実施形態 7 において、I G B T が組み込まれた半導体チップ 7 を支持基板 3 に固定した半導体装置 1 であり、封止体 2 の一側面から突出するリードはゲートリード 6 と、エミッタ (E) リード 7 2 となる。支持基板 3 はコレクタ (C) 端子として使用される。本実施形態 2 1 でも 4 本エミッタワイヤであることからエミッタワイヤ部分での発熱による樹脂からなる封止体の劣化が起き難くなるとともに、熱伝達性がよいことから半導体装置の安定動作が確保できる。

【0166】以上本発明者によってなされた発明を実施形態に基づき具体的に説明したが、本発明は上記実施形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0167】本発明の半導体装置は面実装構造としてまたは挿入実装構造で各種の電子装置に組み込むことができ、たとえば、低電圧動作が要求される携帯機器やノートパソコン等の電源等、低熱抵抗が要求されるレーザービームプリンタ等の電源等、1 0 0 ~ 1 2 0 A 等と大電流が要求される自動車電装機器等の電源に使用できる。本発明は少なくとも T O - 2 2 0 構造の半導体装置には適用できる。

【0168】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。

(1) 第 2 電極リード (ソースリード) は 2 本となり、伝熱断面積の増大により、実装基板への伝熱量を増大させることができるため伝熱効果が高くなり、パワー M O S F E T, パワーバイポーラトランジスタ, I G B T 等

トランジスタの安定動作が達成できる。

(2) 2本のソースリードは封止体の内部において長い連結部で連なり、この連結部には4本の太いA1のワイヤ(直径500 μ m)が接続されることから、ドレイン電流が従来に比較して大幅に増大(100A)しても、損失出力が小さくでき、発熱量を小さく抑えることができるため、封止体を構成する樹脂の劣化の発生を抑えることができ、パワーMOSFETの長寿命化が達成できる。

(3) 前記ワイヤで発生した熱や半導体チップで発生した熱は、4本の太いワイヤを介し、かつ伝熱効果が高くなる2本構成のソースリードを通して実装基板に伝達されるため、効果的な放熱が達成できる。

(4) 第2電極リードが幅広のものではさらに放熱性能が高くなり、トランジスタの安定動作が確保できる。

【図面の簡単な説明】

【図1】本発明の一実施形態(実施形態1)である半導体装置を示す模式的斜視図である。

【図2】本実施形態1の半導体装置の断面図である。

【図3】本実施形態1の半導体装置に組み込まれる半導体チップの模式的平面図である。

【図4】前記半導体チップの模式的断面図である。

【図5】前記半導体チップに組み込まれたパワーMOSFETの特性を示すグラフである。

【図6】前記半導体チップに組み込まれたパワーMOSFETの特性を示すグラフである。

【図7】本実施形態1の半導体装置の製造方法を示すフローチャートである。

【図8】本実施形態1の半導体装置の製造に使用するリードフレームの平面図である。

【図9】本実施形態1の半導体装置の製造においてヘッダにチップが固定された状態のリードフレームの一部の模式的平面図である。

【図10】本実施形態1の半導体装置の製造においてワイヤボンディングが終了したリードフレームの一部の模式的平面図である。

【図11】本実施形態1の半導体装置の製造においてモールドが終了したリードフレームを示す模式的平面図である。

【図12】本実施形態1の半導体装置の製造においてリード切断とリード成形が終了した半導体装置の模式的平面図である。

【図13】本実施形態1の半導体装置の製造においてリード表面に半田がメッキされた完成状態の半導体装置の模式的平面図である。

【図14】本実施形態1の半導体装置の変形例である挿入実装型の半導体装置の平面図である。

【図15】本実施形態1の半導体装置が組み込まれる電子装置の電源回路図である。

【図16】本発明の他の実施形態(実施形態2)である

半導体装置を示す平面図である。

【図17】本発明の他の実施形態(実施形態3)である半導体装置を示す模式的斜視図である。

【図18】本実施形態3の半導体装置の平面図である。

【図19】本実施形態3の半導体装置の製造に用いるリードフレームの平面図である。

【図20】本発明の他の実施形態(実施形態4)である半導体装置を示す平面図である。

【図21】本発明の他の実施形態(実施形態5)である半導体装置を示す模式的斜視図である。

【図22】本発明の他の実施形態(実施形態6)である半導体装置を示す模式的斜視図である。

【図23】本発明の他の実施形態(実施形態7)である半導体装置の平面図である。

【図24】本実施形態7の半導体装置の側面図である。

【図25】本実施形態7の半導体装置の製造に用いるリードフレームの平面図である。

【図26】本実施形態7の半導体装置の製造に用いるリードフレームの側面図である。

【図27】図25のA-A線に沿う断面図である。

【図28】図25のB-B線に沿う断面図である。

【図29】本実施形態7の半導体装置の製造におけるワイヤボンディング後のリードフレームの平面図である。

【図30】本実施形態7の半導体装置の製造におけるワイヤボンディング後のリードフレームの断面図である。

【図31】本実施形態7の半導体装置の製造におけるモールド後のリードフレームの平面図である。

【図32】本実施形態7の変形例である挿入型の半導体装置の平面図である。

【図33】本実施形態7の変形例である挿入実装型の半導体装置の側面図である。

【図34】本実施形態7の面実装型半導体装置の実装状態を示す模式的平面図である。

【図35】本実施形態7の面実装型半導体装置の実装状態を示す模式的側面図である。

【図36】本実施形態7の面実装型半導体装置の実装状態を示す模式的側面図である。

【図37】本発明の他の実施形態(実施形態8)である半導体装置の平面図である。

【図38】本実施形態7の半導体装置の側面図である。

【図39】本実施形態8の半導体装置の製造におけるワイヤボンディング後のリードフレームの断面図である。

【図40】本実施形態8の半導体装置の製造におけるモールド後のリードフレームの平面図である。

【図41】本実施形態8の変形例である挿入型の半導体装置の平面図である。

【図42】本発明の他の実施形態(実施形態9)である半導体装置の平面図である。

【図43】本実施形態9の半導体装置の製造におけるワイヤボンディング後のリードフレームの平面図である。

【図 4 4】本実施形態 9 の変形例である挿入型の半導体装置の平面図である。

【図 4 5】本発明の他の実施形態（実施形態 1 0）である半導体装置の平面図である。

【図 4 6】本実施形態 1 0 の半導体装置の製造におけるワイヤボンディング後のリードフレームの平面図である。

【図 4 7】本実施形態 1 0 の変形例である挿入型の半導体装置の平面図である。

【図 4 8】本発明の他の実施形態（実施形態 1 1）である半導体装置の平面図である。

【図 4 9】本実施形態 1 1 の半導体装置の製造におけるワイヤボンディング後のリードフレームの平面図である。

【図 5 0】本実施形態 1 1 の変形例である挿入型の半導体装置の平面図である。

【図 5 1】本発明の他の実施形態（実施形態 1 2）である半導体装置の平面図である。

【図 5 2】本実施形態 1 2 の半導体装置の製造におけるワイヤボンディング後のリードフレームの平面図である。

【図 5 3】本実施形態 1 2 の変形例である挿入型の半導体装置の平面図である。

【図 5 4】本発明の他の実施形態（実施形態 1 3）である半導体装置の平面図である。

【図 5 5】本実施形態 1 3 の半導体装置の製造に用いるリードフレームの一部を示す平面図である。

【図 5 6】本発明の他の実施形態（実施形態 1 4）である半導体装置の平面図である。

【図 5 7】本実施形態 1 4 の半導体装置の製造に用いるリードフレームの一部を示す平面図である。

【図 5 8】本発明の他の実施形態（実施形態 1 5）である半導体装置の平面図である。

【図 5 9】本実施形態 1 5 の半導体装置の製造に用いるリードフレームの一部を示す平面図である。

【図 6 0】本発明の他の実施形態（実施形態 1 6）である半導体装置の平面図である。

【図 6 1】本実施形態 1 6 の半導体装置の製造に用いるリードフレームの一部を示す平面図である。

【図 6 2】本実施形態 1 6 の変形例である挿入型の半導体装置の平面図である。

【図 6 3】本発明の他の実施形態（実施形態 1 7）である半導体装置の平面図である。

【図 6 4】本実施形態 1 7 の半導体装置の製造におけるワイヤボンディング後のリードフレームの平面図である。

【図 6 5】本発明の他の実施形態（実施形態 1 8）である半導体装置の平面図である。

【図 6 6】本実施形態 1 8 の半導体装置の製造に用いるリードフレームの一部を示す平面図である。

【図 6 7】本発明の他の実施形態（実施形態 1 9）である半導体装置の平面図である。

【図 6 8】本実施形態 1 9 の半導体装置の製造に用いるリードフレームの一部を示す平面図である。

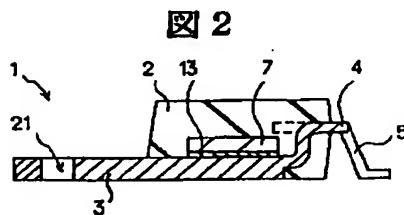
【図 6 9】本発明の他の実施形態（実施形態 2 0）である半導体装置の平面図である。

【図 7 0】本発明の他の実施形態（実施形態 2 1）である半導体装置の平面図である。

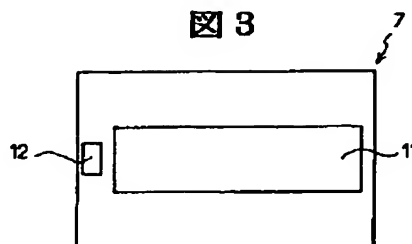
【符号の説明】

1…半導体装置、2…封止体（パッケージ）、3…支持基板（ヘッダ）、4…吊りリード、5…第 2 電極リード（ソースリード）、6…制御電極リード（ゲートリード）、7…半導体チップ、10…第 1 電極（ドレイン電極）、11…第 2 電極（ソース電極）、12…制御電極（ゲート電極）、13…接合材、14…ワイヤ、20…連結部、21…取付用孔、30…ゲート電極、31…層間絶縁膜、32…保護膜、40…リードフレーム、41…外枠、42…リード、43…ワイヤパッド、44…タイバー、45…連結部、46…支持主片、47…支持片、50…挿入部、51…折曲均等用孔、52…ビス取り付け穴、55…ワイヤ接続部、56…実装基板、57…接続部分、58…取付ビス、59…半田、60…放熱フィン、70…リードフレーム押さえ、71…ベース（B）リード、72…エミッタ（E）リード。

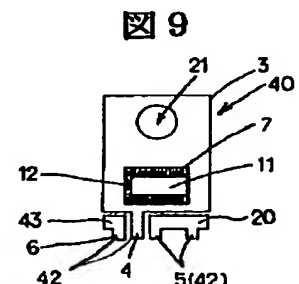
【図 2】



【図 3】

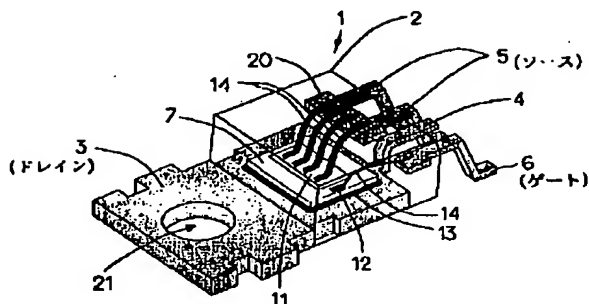


【図 9】



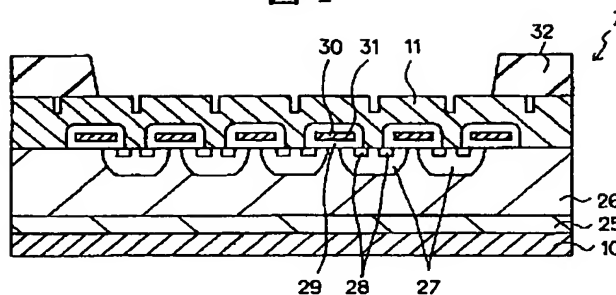
【図1】

図1



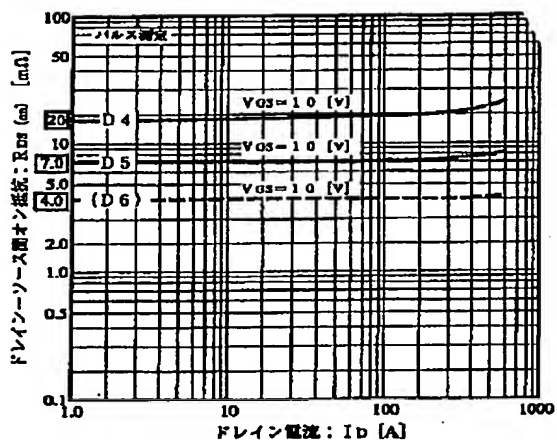
【図4】

図4



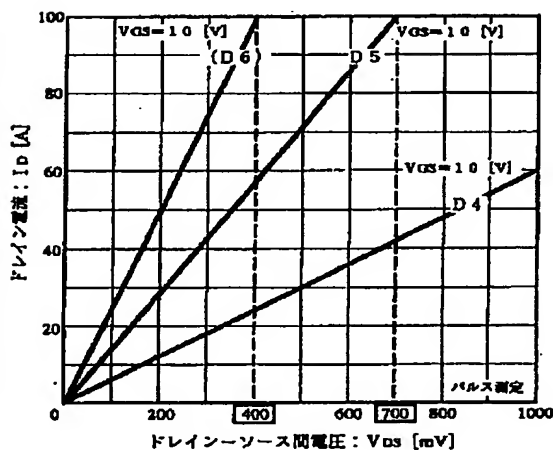
【図5】

図5



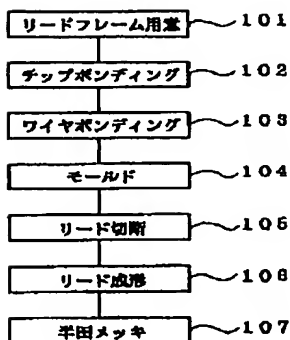
【図6】

図6



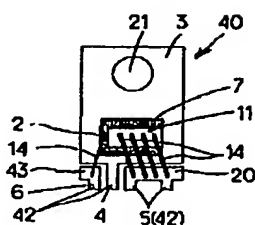
【図7】

図7



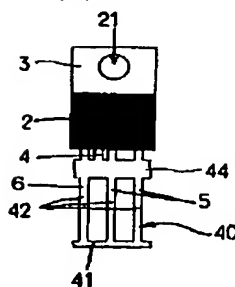
【図10】

図10



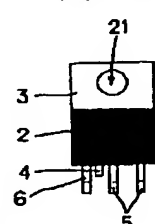
【図11】

図11



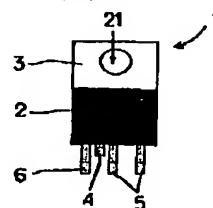
【図12】

図12



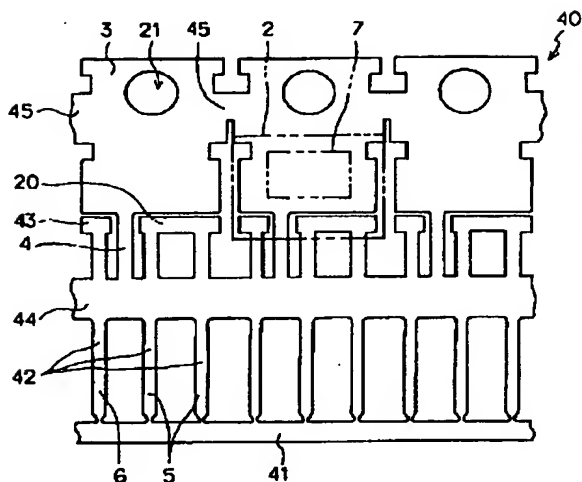
【図13】

図13



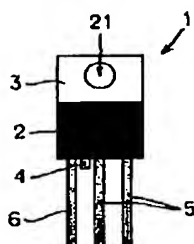
【図 8】

図 8



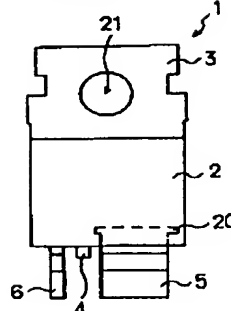
【図 14】

図 14



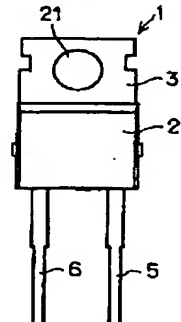
【図 16】

図 16



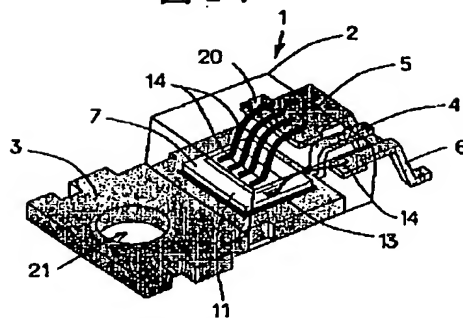
【図 32】

図 32



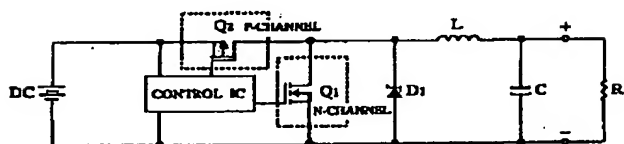
【図 17】

図 17



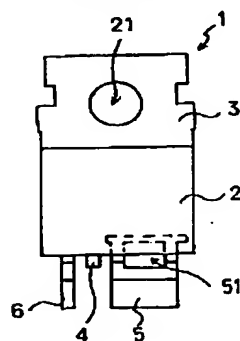
【図 15】

図 15



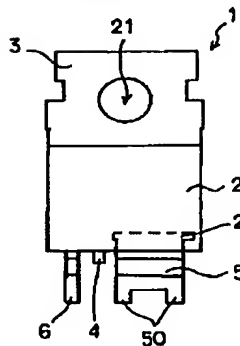
【図 20】

図 20



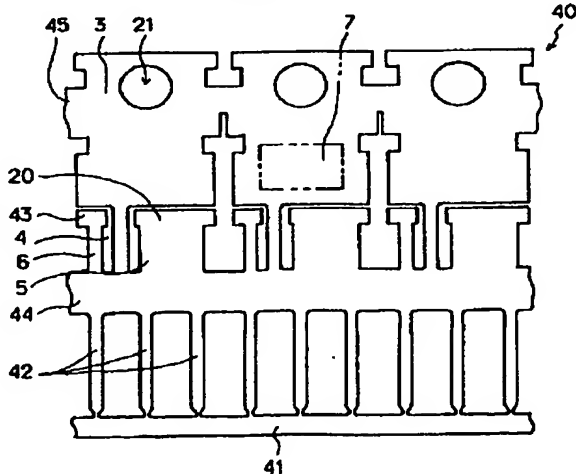
【図 18】

図 18



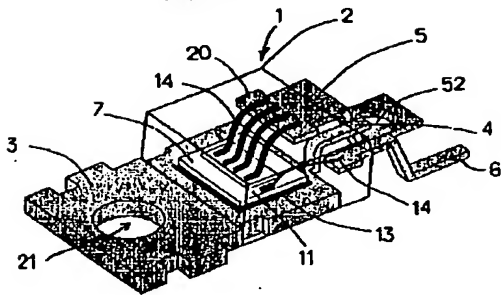
【図 19】

図 19



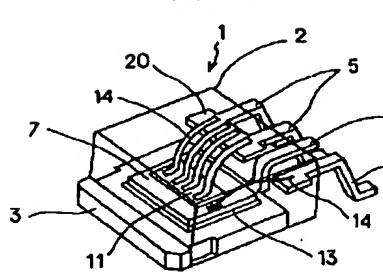
【図21】

図21



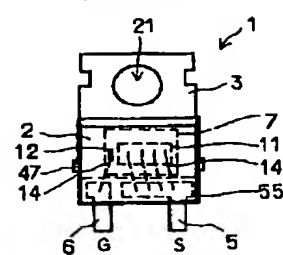
【図22】

図22



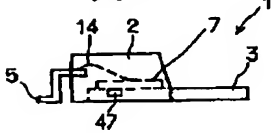
【図23】

図23



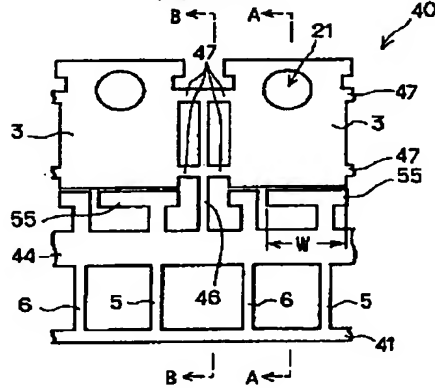
【図24】

図24



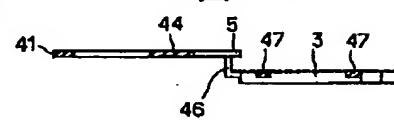
【図25】

図25



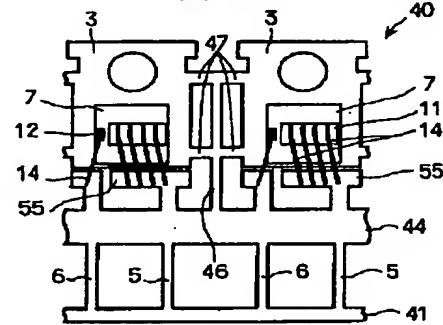
【図26】

図26



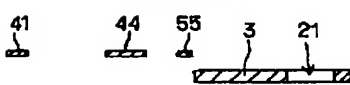
【図29】

図29



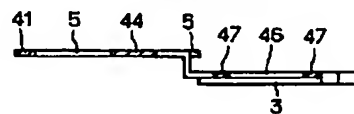
【図27】

図27



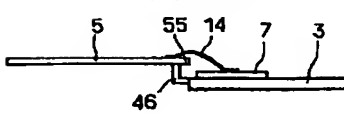
【図28】

図28



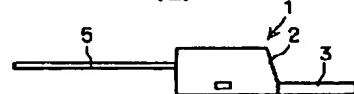
【図30】

図30



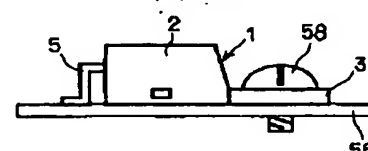
【図33】

図33



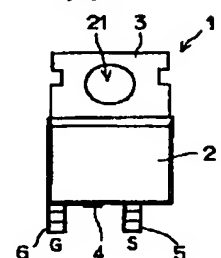
【図35】

図35

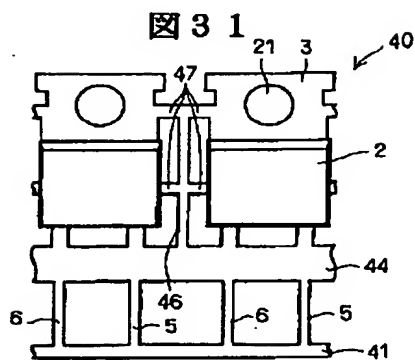


【図37】

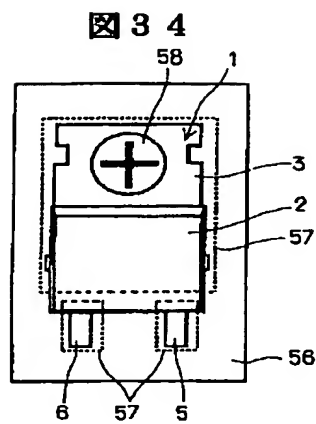
図37



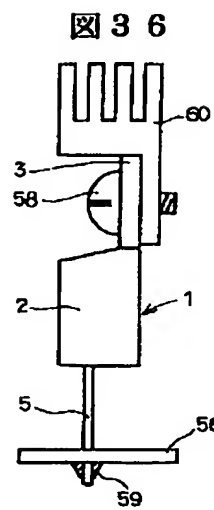
【図 3 1】



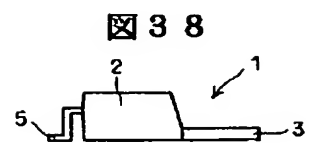
【图 3 4】



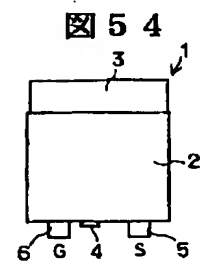
【図 3 6】



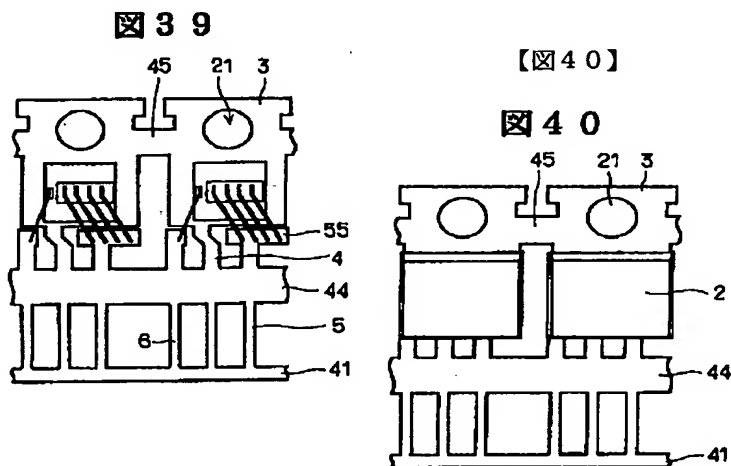
【图 38】



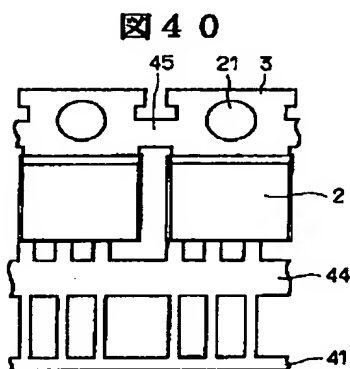
【図 5 4】



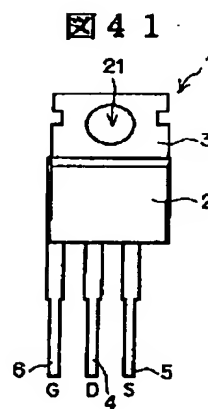
【図 3 9】



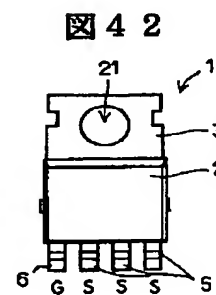
【図40】



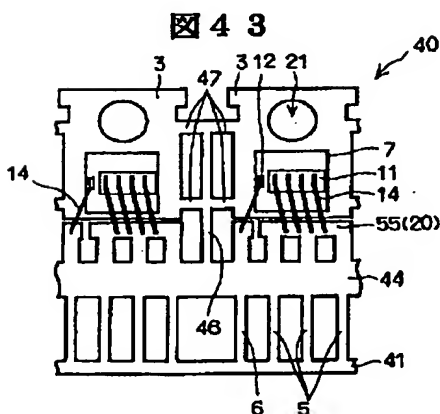
【図 4 1】



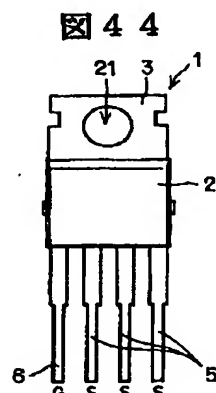
【图 4 2】



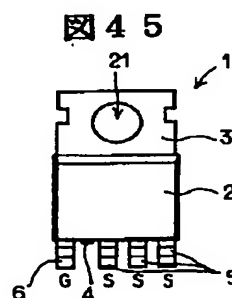
【图 4 3】



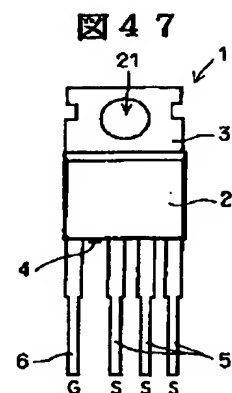
【図 4 4】



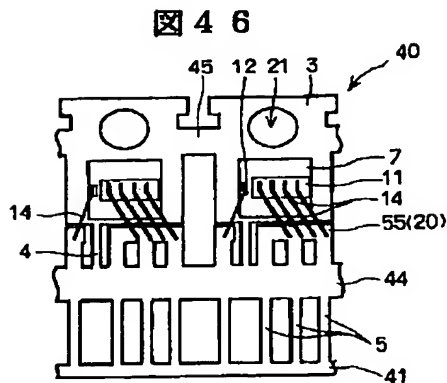
【図 4 5】



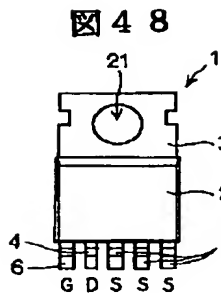
【图 4-7】



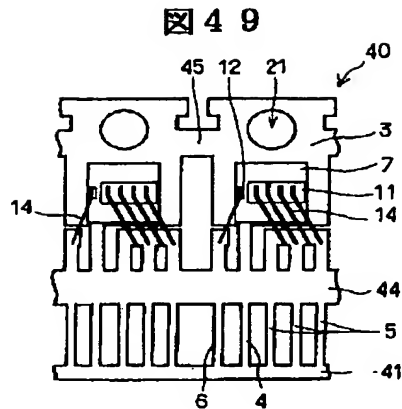
【図46】



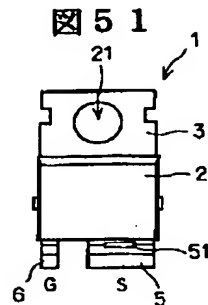
【図48】



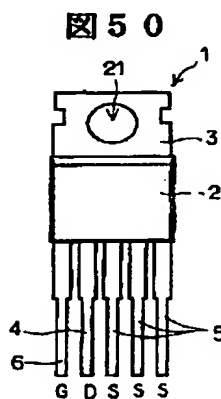
【図49】



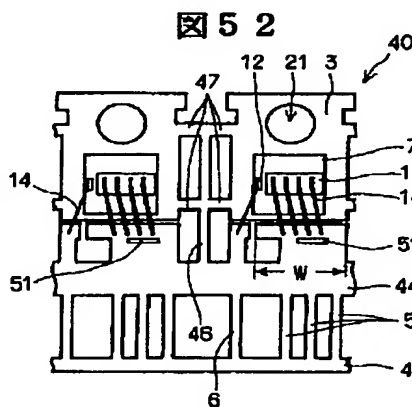
【図51】



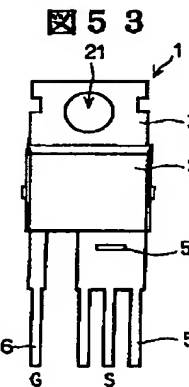
【図50】



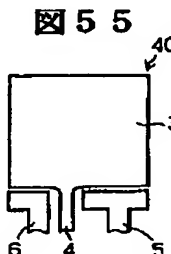
【図52】



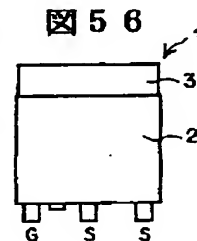
【図53】



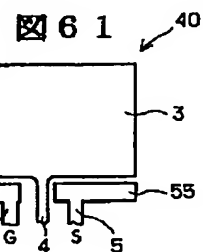
【図55】



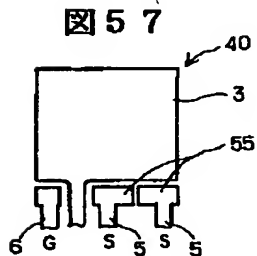
【図56】



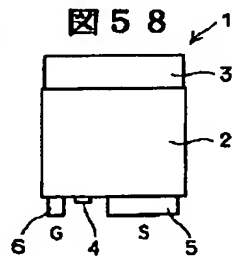
【図61】



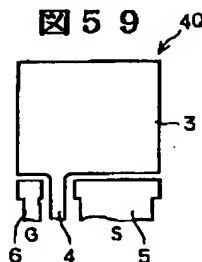
【図57】



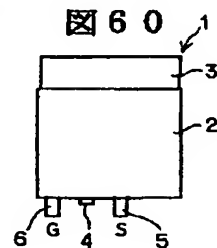
【図58】



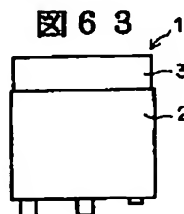
【図59】



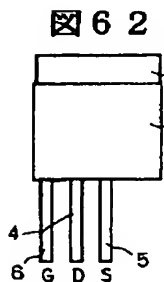
【図60】



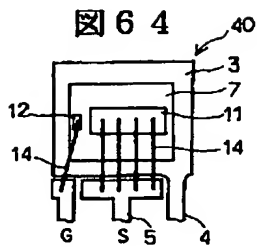
【図63】



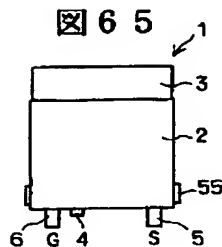
【図62】



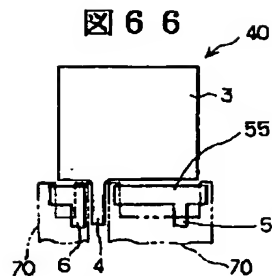
【図64】



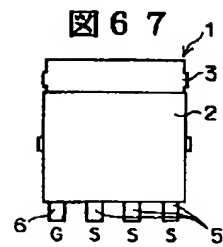
【図65】



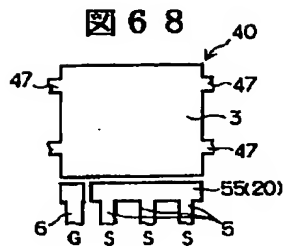
【図66】



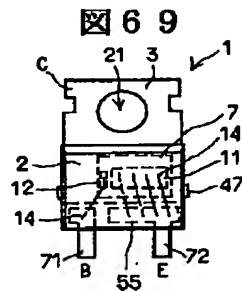
【図67】



【図68】



【図69】



【図70】

